ＭＰＣＡＲＭ－ＦＭ３ＳＰ

取扱説明書

株式会社エンベデッドテクノロジー

改訂履歴

日　付	訂正者	ページ	内　　容
２０１５年 ６月１６日	長橋	1	基本実装とオプション実装の概要を追加

【 目 次 】

1. はじめに 1
1－1)基本実装とオプション実装 1
1－2)梱包内容 1
1－3)MAC アドレスについて 2
1－4)注意事項 2
1－5)凡例 3
1－6)参考URL 3
1－7)各種ソフトウェアダウンロードサイト 3
2. 特徴 4
3. 電気的仕様 5
3－1)絶対最大定格 5
3－2)推奨動作条件 5
3－3)PC／104 BUS DC特性 6
3－4)CN8 CPU内蔵デジタルI／O DC特性 6
4. ハードウェア仕様 7
4－1)一般仕様 7
4－2)基板外観 7
4－3)主要部品仕様概要 8
4－4)回路構成 9
4－5)電源部 10
4－5)バッテリバックアップ部 10
4－6)動作モード設定 11
4－7)クロック 11
4－8)CPU端子設定 12
4－9)アドレスマップ 29
4－10)SRAM 30
4－11)シリアルEEPROM 30
4－12)RTC 31
4－13)LED 32
4－13－1)モニタLED(LED1) 32
4－13－2)電源LED(LED2, 3) 32
5. 外部インターフェース 33
5－1)USBスレーブインターフェース(CN1) 33
5－2)USBホストインターフェース(CN2) 33
5－3)Ethernetインターフェース(CN3) 34
5－4)uSDインターフェース(CN4) 35
5－5)RS232Cインターフェース(CN5) 36
5－6)RS485／CANインターフェース(CN6) 37
5－6－1)RS485インターフェース部 38
5－6－2)CANインターフェース部 38
5－7)JTAGインターフェース(CN7) 39
5－8)CPU I／Oインターフェース(CN8) 40
5－9)16bitADCインターフェース(CN9) 42
5－10)電源受給インターフェース(CN10) 43
5－11)PC／104バスインターフェース(P1, P2) 44
5－11－1)PC／104バスコネクタ1(P1) 45
5－11－2)PC／104バスコネクタ2(P2) 47
6. スイッチ／ジャンパ設定部 48
6－1)手動リセットスイッチ(S1) 48
6－2)JTAG切替スイッチ(S2) 48
6－3)CPUモード切替スイッチ、ジャンパ(S3／JP1) 48
6－4)ディップスイッチ(S4) 48
6－5)バックアップバッテリ接続ジャンパ(JP2) 48
6－5)抵抗ジャンパ(RJxx) 49

6－6)半田ジャンパ(HJxx) 49
7. テスト端子 50
20. 基板部品配置・寸法 51

【表】

表 1 絶対最大定格 5
表 2 推奨動作条件 5
表 3 PC／104 BUS DC特性 6
表 4 CN8 CPU内蔵デジタルI／O DC特性 6
表 5 一般仕様 7
表 6 主要部品仕様概要 8
表 7 CPU 端子設定表 13
表 8 アドレスマップ 29
表 9 シリアル EEPROM スレーブアドレス 30
表 10 RTCスレーブアドレス 31
表 11 モニタLED制御仕様 32
表 12 USBスレーブコネクタ仕様(CN1) 33
表 13 USBホストコネクタ仕様(CN2) 33
表 14 Ethernetコネクタ仕様(CN3) 34
表 15 μSDカードコネクタ仕様 35
表 16 RS232Cインターフェースコネクタ仕様(CN5) 36
表 17 RS485／CANインターフェースコネクタ仕様(CN6) 37
表 18 RS485通信部終端抵抗設定ジャンパ設定表 38
表 19 RS485通信部 4 線／2 線接続設定ジャンパ設定表 38
表 20 CAN通信部終端抵抗設定ジャンパ設定表 38
表 21 JTAGインターフェースコネクタ仕様(CN7) 39
表 22 CPU I／Oインターフェースコネクタ仕様(CN8) 40
表 23 16bitADCインターフェースコネクタ仕様(CN9) 42
表 24 電源接続コネクタ(CN8) 43
表 25 PC／104 BUS接続コネクタ1 45
表 26 PC／104 BUS接続コネクタ1信号別機能 46
表 27 PC／104 BUS接続コネクタ2 47
表 28 PC／104 BUS接続コネクタ2信号別機能 47
表 29 S1の接続先 48
表 30 RJxx の設定 49
表 31 HJxx の設定 49
表 32 テスト端子仕様 50

【図】

図 1 基板外観図 7
図 2 PC104－ARM1回路ブロック図 9
図 3 電源入力部構成 10
図 4 シリアルEEPROM接続構成 30
図 5 RTC接続図 31
図 6 モニタLEDの接続図 32
図 7 電源LEDの接続図 32
図 8 USBスレーブインターフェース接続図 33
図 9 USBホストインターフェース接続図 33
図 10 Ethernet 接続図 34
図 11 Ethernetコネクタ外形(コネクタ挿入側より見た図) 34
図 12 uSDインターフェース接続図 35
図 13 RS232Cインターフェース接続図 36
図 14 RS485／CANインターフェース接続図 37
図 15 CPU I／Oインターフェース接続図 41
図 16 16bitADC接続図 42

図 17 PC／104バス接続構成図 44
図 18 JTAG 切替 SW(S2)設定図 48
図 19 基板部品面部品配置図 51
図 20 基板半田面部品配置図 52
図 21 基板寸法図 53

1. はじめに

このたびは MPCARM-FM3SP をお買い上げいただき誠にありがとうございます。
本製品を正しくご使用いただくために、本マニュアル、及び、MPCARM-FM3SP に実装されているデバイスのマニュアルを充分お読みいただけますようお願い致します。

1－1)基本実装とオプション実装

本機種は、基本実装とオプション実装を分けることにより、必要な機能を必要なだけ実装でき、低価格で販売できる事を目指しております。
基本＋オプション実装の概要は下記の通りです。

基本部

項目	内容
ＣＰＵ	ＭＢ９ＢＦＤ-１８ＴＰＭＣ
ＦＬＡＳＨ－ＬＯＭ	１ＭＢ（ＣＰＵチップ内蔵）
ＳＲＡＭ	６４ＫＢＸ２（ＣＰＵチップ内蔵）
多機能タイマー	ＣＰＵチップ内蔵
ウォッチドッグタイマ	ＣＰＵチップ内蔵
最大動作周波数	１４４ＭＨｚ
ＲＳ２３２Ｃ	２ＣＨ
パラレルＩ/Ｏ	４０ビット（コネクタへの引き出し）
ＵＳＢ-ＳＬＡＶＥ	デバッガダウンロード用
Ｊ-ＴＡＧコネクタ	デバッガ接続用

オプション部

項目	内容
増設Ｓ-ＲＡＭ	最大１ＭＢ(１６bit)1ch or 2ch　バックアップ可
ＥＥＰＲＯＭ	１６ｋ（８ｂｉｔ）
リアルタイムクロック	ＲＸ-８８０３ＳＡ
ＲＳ４８５	１ＣＨ
ＰＣ１０４バス	
ＡＤＣ	ＬＴＣ１８５９ＣＧ
ＵＳＢ－ＨＯＳＴ	
Ｅｔｈｅｒｎｅｔ	
Ｍｉｃｒｏ-ＳＤ	
ＣＡＮインターフェイス	

1－2)梱包基本内容

基本梱包は下記の通りとなります、オプション実装の有無により梱包内容は変わります。
内容をご確認いただき、万が一不足しておりました場合は、お買い求め販売店、または、弊社までご連絡下さい。

基本内容

- MPCARM-FM3SP ボード×1 枚
- マニュアルＣＤＲ×1 枚
- 金属スペーサ、インチネジ、ワッシャー、ナット×各 4 個
- 勘合コネクタ　XG4M-1030×1 個
  XG4M-2030×1 個
  XG4M-5030×1 個

オプション実装時

- 勘合コネクタ　XG4M-1030×1 個（ADC オプション）
- 勘合コネクタ　XG4M-1030×1 個（RS485 又は CAN オプション）

1－3)MAC アドレスについて(※Eternetオプションを実装している場合)

MPCARM-FM3SP の各基板にはそれぞれ弊社の MAC アドレスを割り当ててあり、MAC アドレスは基板半田面 PC/104 P2 コネクタ（４０ピンのコネクタ）の下（CN3 JTAG コネクタを上と見た場合）にシールで貼付してありますが、剥がれる危険性のある場合は、番号をメモしておくことをお奨め致します。

1－4)注意事項

１．　製品の保証について

・無償修理

製品ご購入後 1 年間は無償で修理いたします。

（但し、下記「有償修理」に該当するものを除く）

・有償修理

1)製品ご購入後 1 年を経過したもの。

2)製品購入 1 年以内で故障の原因がお客様の取り扱い上のミスによるもの。

3)製品購入 1 年以内で故障の原因がお客様の故意によるもの。

・免責事項

当社製品の故障、不具合、誤動作あるいは停電によって生じた損害等の純粋経済損失につきましては、当社は一切その責任を負いかねますので、あらかじめご了承ください。

２．　製品について

・当社製品はカタログ仕様範囲内において、使用部品、回路図等、予告無く変更することが有ります。

・当社製品は部品メーカーの製造中止等によりやむを得ず製品の供給を続けることが出来なくなることが有ります。

・当社製品の無断での複製を禁止します。

・当社製品は一般商工業用として設計されており生命、財産に関わるような状況下で使用されることを意図して設計、製造されたものではありません．本製品の故障、誤動作が人命を脅かしたり、人体に危害を与えたりする恐れのある用途（生命維持、監視のための医療用）、および高い信頼性が要求される用途（航空・宇宙用、運輸用、海底中継器、原子力制御用、走行制御用、移動体用）にはご利用されないようご注意ください。すべての電子機器はある確率で故障が発生します．当社製品の故障により、人畜や財産が被害を受けたり、火災事故や社会的損害が生じたりしないように安全設計をお願いします。また長時間連続運転や仕様外の環境でのご使用は避けてください。但し、長時間運転でご使用された場合の故障に付きましては通常どおりの修理保証（1 年以内無償、1 年以上有償）が受けられます。

３．　カタログ、取扱説明書の記載事項について

・当社製品のカタログ及び取扱説明書は予告無く変更する場合があります。

・取扱説明書に記載されている内容及び回路図の一部又は全部を無断での転載、転用を禁止します。

・本資料に記載された情報、回路図は機器の応用例であり動作、性能を保証するものではなく、実際の機器への搭載を目的としたものではありません。またこれらの情報、回路を使用することにより起因する第三者の工業所有権、知的所有権、その他権利侵害に関わる問題が生じた際、当社はその責を負いませんのであらかじめご了承ください。

４．　海外への輸出について

・当社製品を使用した機器を海外へ持ち出される場合、当社製品の COCOM パラメーターシートが必要です。その都度お申しつけ頂ければパラメーターシートを発行いたします。

５．　本書に記載された使用条件の範囲内でご使用願います。使用条件の範囲を超えたご使用の場合は本製品の保証は致しかねますのであしからずご了承願います。

1－5)凡例

- 不定数値の表記は、x で表します。
- 数字の表記
  2 進数は B'xxxx、16 進数は H'xxxx、10 進数は xxxx で表します。
- 記号の表記
  ローアクティブの信号には先頭に n を付けています。
- 入出力方向は MPCARM-FM3SP 側から見た方向を示します。
- 入出力記号はＩ＝入力、Ｏ＝出力、I/0＝入出力、P＝電源を示します。
- デバイスロケーション番号後の（xx）は、端子番号を示します。
- 各機能の説明は、基本実装に含まれていないものもあります。該当箇所は、（オプション実装）と記載してあります。

1－6)参考URL

● SPANSION	http://www.spansion.com/JP/Pages/Default.aspx
● リニアテクノロジ	http://www.linear-tech.co.jp/
● IDT	http://ja.idt.com/
● CYPRESS	http://www.cypress.com/?l=2
● エプソントヨコム㈱	http://www.epsontoyocom.co.jp/
● 日本アルテラ㈱	http://www.altera.co.jp/
● PC/104 Specification	http://www.pc104.org/

※マイコン MB9BFD18TPMC のマニュアルに関しまして、スパンション様が、版数管理をされているため、お配りすることができません。
お手数ではございますが、ホームページよりダウンロードをお願いいたします。

1－7)各種ソフトウェアダウンロードサイト

●spansion サンプルプログラム
https://www.spansion.com/products/microcontrollers/32-bit-arm-core/fm3/pages/mb9bfd17tbgl.aspx
※Tools & Software の Miscellaneous の下にある mb9bfd18t_can_uart_terminal-v11.zip をダウンロードして、RS232 などのテストができます。

●FLASH USB DIRECT Programmer ダウンロードページ
http://www.spansion.com/jp/support/microcontrollers/development-environment/pages/downloads-flash-usb-direct.aspx
※USB ケーブルで、J-TAG を介さずに直接書き込みができます。

●IAR Embedded Workbench for ARM（評価版）
http://www.iar.com/jp/Service-center/Downloads/
※IAR 社の、評価版統合開発環境

●SysTick タイマ割り込み LED 点灯制御サンプルプログラム（Interface　2012 年 6 月号）
http://www.cqpub.co.jp/interface/download/contents.htm
※LED を点灯させるプログラム

2. 特徴

MPCARM-FM3SPは、**CQ出版社インターフェース誌2012年6月号付属基板のCPU**、富士通社製FM3(ARM Cortex-M3)互換品プロセッサの他、オプションで周辺に高容量SRAM・高分解能ADC・Etehernet PHYを搭載でき、1枚で様々な用途に使用可能なPC/104 16bit BUS規格準拠の組込み向けボードコンピュータです。

- **世界標準のCPUを採用**
  FM3は、ARM Cortex-M3 プロセッサを搭載し、大容量フラッシュメモリ(1MB)およびSRAM (128KB) のオンチップメモリとともに、周辺機能として、モータ制御用タイマ，A/D コンバータ，各種通信インタフェース(USB, CAN, UART,CSIO, I2C, LIN, Ethernet-MAC)により構成される新世代マイコンです。

- **10/100 BASE-T を装備**しており、Ethernetネットワークに接続できます。（オプション実装）

- **USBホスト・スレーブポート**を各1ch持ち、USBメモリ等へのアクセスの他、パソコン側からのアクセスも行えます。（オプション実装）

- **16bit高分解能A/Dコンバータを搭載しています。**（オプション実装）

- **RS232C×2ch／RS422(RS485)×1ch の調歩同期ポートを搭載**しているため、多種の RS232C インターフェース機器、RS485インターフェース機器と接続できます。（ＲＳ４８５は、オプション実装）

- **PC/104 BUS 規格の小型（96㎜×90㎜）サイズ**で、市販されている様々な PC/104 スレーブボードとカードゲージ無しで接続することができるため、幅広い用途のコンパクトサイズ機器を構成できます。
  （オプション実装）

- **温度保証発信器内蔵、高精度 RTC を搭載**しており、正確なタイムスケジューリングアプリケーションに使用できます。（オプション実装）

- **uSD カードスロット**を搭載しているため、データストレージ等、大データ容量を必要とする用途にもご活用いただけます。（オプション実装）

- **様々な組み込み向けOSプログラムの移植が容易**
  FM3マイコンへは、「uT-Kernel」、「TOOPPERS/ASP」、「uClinux」の他、「.NET MicroFramework」の移植例がCQ出版社インターフェース誌2012年6月号～にが公開されています。

- **CQ出版社インターフェース誌FM3特集記事のソフトウェアがほぼそのまま使用可能**
  MPCARM-FM3SPのCPUは、CQ出版社インターフェース誌2012年6月号に付属されたCPUと上位互換であり、CPUのピン配置もインターフェース誌特集で使用される拡張基板にほぼ合わせてありますので、公開されているサンプルソフトをそのままお試しいただけます。（異なっている部分もあります）

3. 電気的仕様

3－1）絶対最大定格

表 1 に MPCARM-FM3SP の絶対最大定格を示します。

絶対最大定格を一瞬でも越えた場合、基板上デバイスが永久破壊される場合がありますのでご注意下さい。

表 1 絶対最大定格

項　　目	シンボル	定 格 値	単位
電源電圧	+5V	−0.3～+6.5	V
PC/104 信号入力電圧範囲	V_{IN}	−0.3～VCC+0.5	V
CN8 CPU I/O 信号入力電圧範囲	V_{IN}	−0.5～VCC+0.5※1	V
CN9 ADC 入力電圧範囲	V_{IN_ANALOG}	−25～+25	V
RS232C 入力電圧範囲	V_{IN}	−25～+25	V
RS485 入力電圧範囲	V_{IN}	−9～+14	V
動作温度	Topr	0～+60	℃
保存温度	Tstg	−25～+60	℃

※1　VCC は+5V です。

3－2）推奨動作条件

表 2 推奨動作条件

項　　目	シンボル	定 格 値	単位
電源電圧	+5V	+4.75～+5.25	V
PC/104 信号入力電圧範囲	V_{IN}	0～+5.25	V
CN8 CPU I/O 信号入力電圧範囲	V_{IN}	0～VCC※1	V
CN9 ADC 入力電圧範囲	V_{IN_ANALOG}	−10～+10	V
RS232C 入力電圧範囲	V_{IN}	−15～+15	V
RS485 入力電圧範囲	V_{IN}	−7～+12	V
動作温度	Topr	0～+50	℃
保存温度	Tstg	−10～+55	℃

※1　VCC は+5V です。

3－3）PC／104 BUS　DC特性

表 3 PC／104 BUS DC特性

該当信号名	項　　目	シンボル	Min	Max	単位
SA[1:19], LA[17:23],SD[0:15]	入力ハイレベル電圧	V_{IH}	2.0	－	V
	入力ローレベル電圧	V_{IL}	－	0.8	V
	出力ハイレベル電圧	V_{OH}	3.8	－	V
	出力ローレベル電圧	V_{OL}	－	0.44	V
IRQ3～7,IRQ9～12,IRQ14,15 nIOCHCK,nIOCHRDY	入力ハイレベル電圧	V_{IH}	VCC×0.8	－	V
	入力ローレベル電圧	V_{IL}	－	VCC×0.2	V
上記以外	出力ハイレベル電圧	V_{OH}	2.4	－	V
	出力ローレベル電圧	V_{OL}	－	0.45	V

3－4）CN8　CPU内蔵デジタルＩ／Ｏ　DC特性

表 4 CN8　CPU内蔵デジタルＩ／Ｏ　DC特性

該当信号名	項　　目	シンボル	Min	Max	単位
CN8 に接続されている CPU 端子信号	入力ハイレベル電圧	V_{IH}	VCC×0.8	－	V
	入力ローレベル電圧	V_{IL}	－	VCC×0.2	V
	出力ハイレベル電圧	V_{OH}	VCC-0.5	－	V
	出力ローレベル電圧	V_{OL}	－	0.4	V

4. ハードウェア仕様

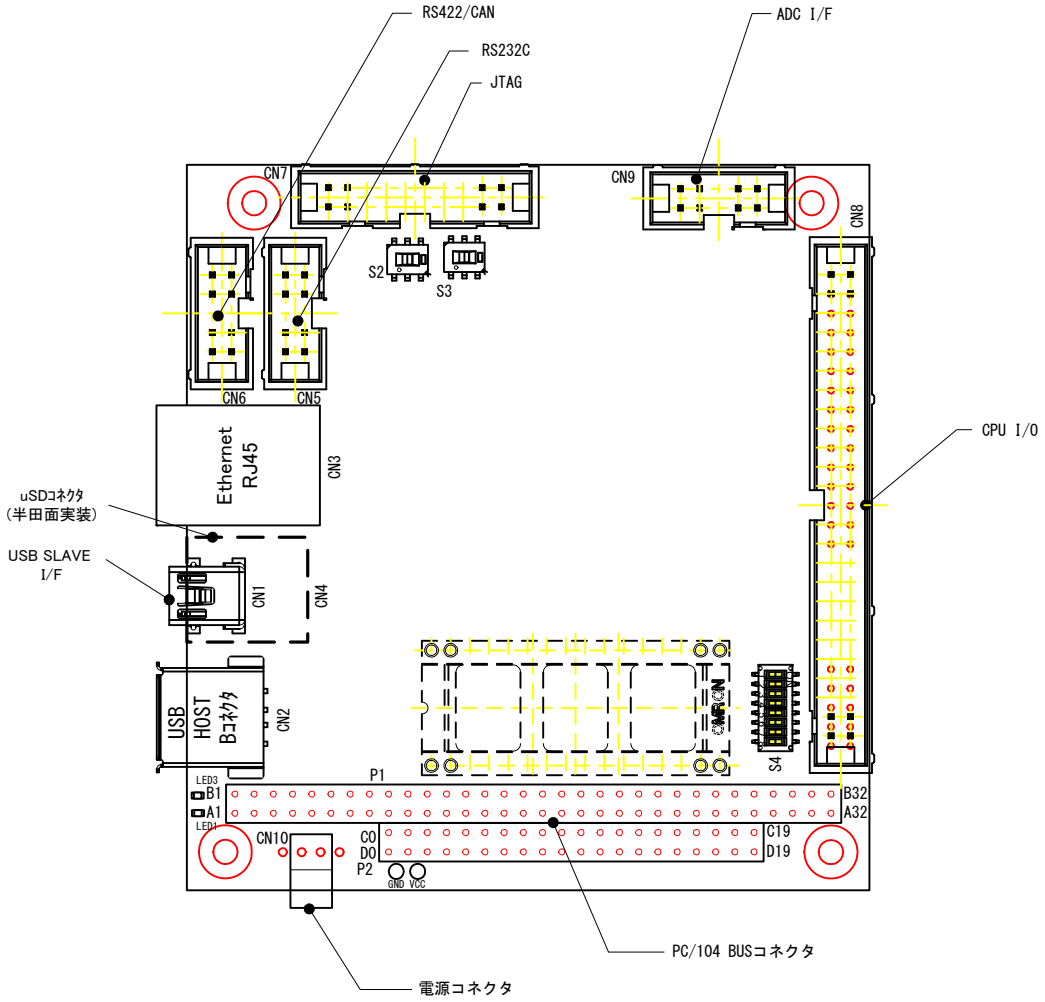
4－1）一般仕様

表 5 一般仕様

項　　目	内　　容
消費電流	T.B.DmA(typ)
外形寸法	90.1mm×95.8mm
質量	約 86g

4－2）基板外観

図 1 基板外観図



部品面視

＊太破線は半田面に実装されている部品を示します。

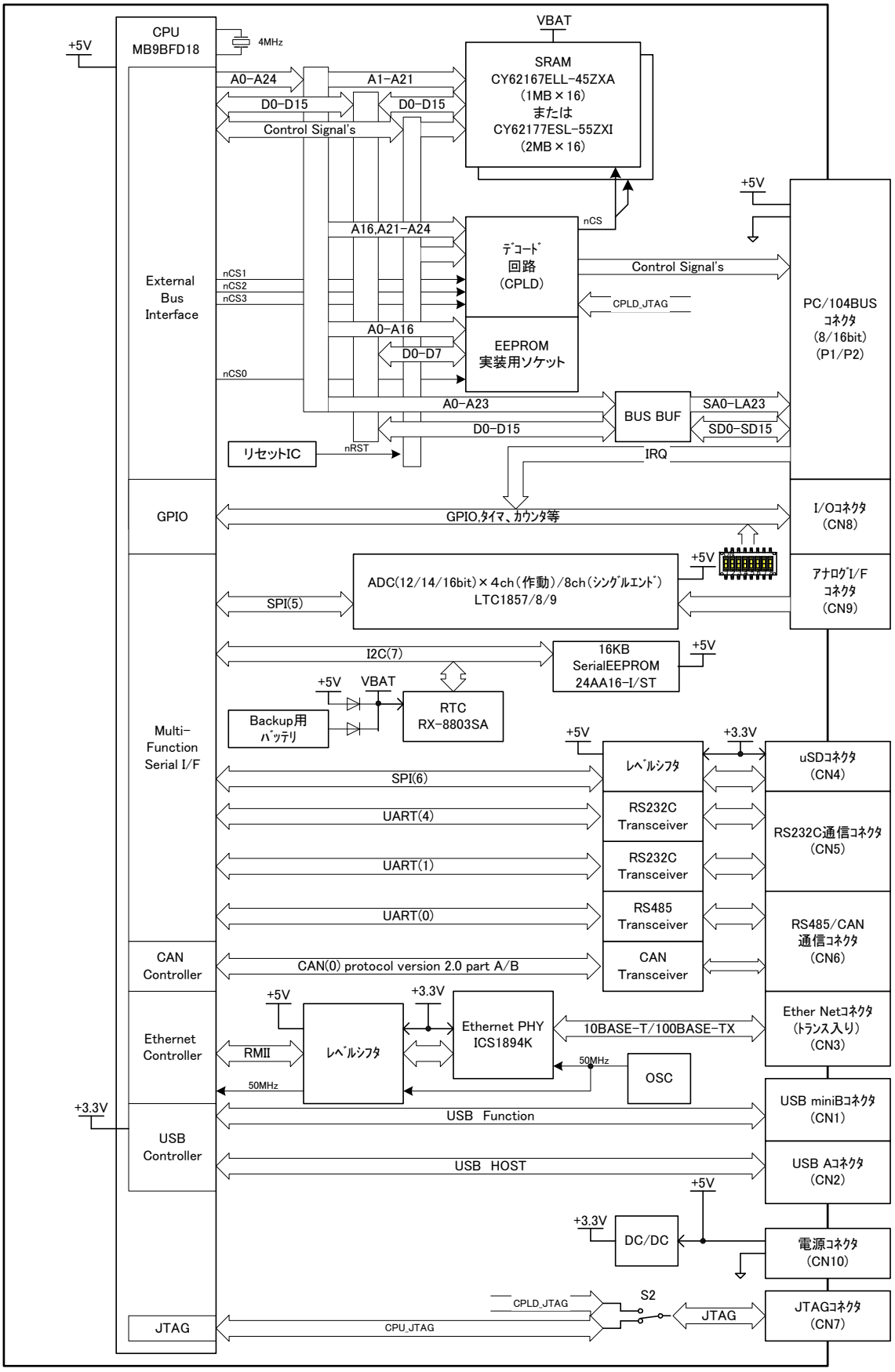
４－３）主要部品仕様概要

表 6 主要部品仕様概要

部品名	型番	概　　要
CPU	MB9BFD18TPM (SPANSION)	■コア CPU　　:ARM Cortex-M3 ■動作クロック(最大):144MHz(FCM,FCC)/ 72MHz(FCP0～2)(4MHz 水晶) ■内蔵メモリ　　:FlashROM:1Mbyte　SRAM:128KB ■周辺機能　　:モータ制御用タイマ, A/D コンバータ, 各種通信インタフェース(USB, CAN, UART, CSIO, I2C, LIN,Ethernet-MAC) 注)上記は CPU の全機能概要であって、兼用端子の関係から本製品では全ての機能を使用することはできません。
SRAM （オプション実装）	CY62167ELL-45ZXI (または同等品)	■容量:4Mbyte(2 個使用時) ■バス幅:16bit ■アクセス速度:45ns
ｼﾘｱﾙ EEPROM （オプション実装）	24AA16-I/ST (または同等品)	■容量　:16Kbyte(ページサイズ 16byte) ■CPU ｲﾝﾀｰﾌｪｰｽ:I2C
Ethernet PHY （オプション実装）	ICS1894K-40LFT (または同等品)	■CPU ｲﾝﾀｰﾌｪｰｽ:RMII ■接続ｲﾝﾀｰﾌｪｰｽ規格:10/100 BASE-T
CPLD	EPM3032ATC44-4 (ｱﾙﾃﾗ)	■機能:① PC/104 BUS<->CPU ｲﾝﾀｰﾌｪｰｽ ② 内部ﾃﾞﾊﾞｲｽのﾃﾞｺｰﾄﾞ
RTC （オプション実装）	RX-8803SA (EPSPN TOYOCOM)	■CPU ｲﾝﾀｰﾌｪｰｽ:I2C ■割込み機能 ①曜、日、時、分アラーム ②タイマ ③時刻更新(秒・分) ■その他の機能・特徴 ①自動うるう年補正機能(2000 年～2099 年) ②温度保証発振器源振内蔵により高精度
RS232C ﾄﾗﾝｼｰﾊﾞ	ADM3202ARU (または同等品)	■電気的仕様:EIA-232-E に準拠
RS485 ﾄﾗﾝｼｰﾊﾞ （オプション実装）	MAX13432EESD+ (または同等品)	■電気的仕様:EIA/TIA-485 に準拠
ﾘｾｯﾄ IC	RNA51957BFP (ﾙﾈｻｽﾃｸﾉﾛｼﾞ)	■リセット検出電圧:可変(3.3V 時は電源が+2.5V でリセット設定) ■リセットパルス幅:可変(MPCARM-FM3SP では、約 50ms に設定)
DC/DC	EN5322QI-T (ENPIRION)	■入出力間形式:非絶縁スイッチング型 ■入力電圧範囲:+2.4VDC～+5.5VDC ■出力電圧範囲:+3.234～+5.25VDC ■定格出力電流:2A(max) ■効率　　:95%(Max) ■機能　　:MPCARM-FM3SP 基板内+3.3V 電源生成
外付 ADC （オプション実装）	LTC1859CG (ﾘﾆｱﾃｸﾉﾛｼﾞ)	■分解能　　:16bit ■入力電圧範囲　:0～+5V,0～+10V,±5V,±10V をプログラムで可変 ■入力仕様　　:差動、または、シングルエンド ■ｻﾝﾌﾟﾘﾝｸﾞﾚｰﾄ　:100KSPS ■CPU ｲﾝﾀｰﾌｪｰｽ　:SPI
ﾊﾞｯｸｱｯﾌﾟ用電池	CR-2032GFK (または同等品)	■容量　:220mAH ■機能　:SRAM/RTC 用バックアップ電源

4－4）回路構成

図 2 PC104－ARM1回路ブロック図

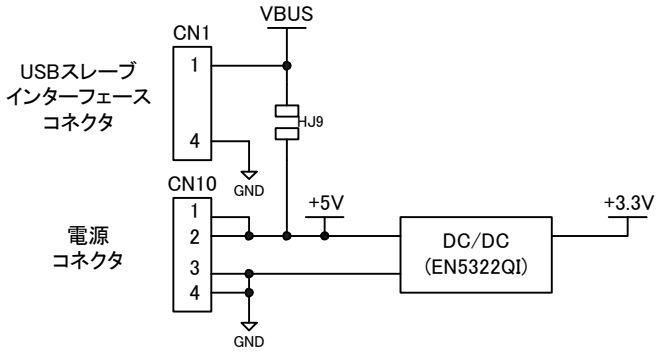


４－５）電源部

MPCARM-FM3SP の電源は、電源接続コネクタ（CN10）に接続される外部+5VDC 電源または、CN1 に接続される USB HOST 機器からのバスパワーで動作します。

- MPCARM-FM3SP を電源接続コネクタ（CN10）に接続される外部+5VDC 電源で動作させる場合。
  基板上の HJ9 を開放します。（出荷時の状態）
- MPCARM-FM3SP を USB HOST 機器からのバスパワーで動作させる場合
  基板上の HJ8 を半田で短絡します。（この場合、CN10 からの給電は行わないで下さい。）
  尚　USB バスパワーで動作させる場合、PC/104 BUS にスレーブ基板を接続する、または、USB HOST コネクタ(CN2)に外部機器を接続する場合は、電源容量の問題から CN10 からの給電のみでご使用されることを推奨致します。

図 3 電源入力部構成



４－５）バッテリバックアップ部

MPCARM-FM3SP には SRAM、RTC 用のバックアップ電池を搭載しており、SRAM データ、及び、RTC を計算上、以下の時間バックアップが可能です。

- リチュウム一次電池（CR2032）のバックアップ時間
  ｔ＝電池容量（mAH）÷使用負荷電流(A)
  t：放電時間(h)
  ｔ（最悪値）＝220mAH÷(3.4uA※1+(12uA※2×2))≒8029 時間≒335 日
  ｔ（平均値）＝220mAH÷(1.2uA※3+(1.5uA※4×2))≒52381 時間≒2182 日
  ※1　RTC 消費電流 Max
  ※2　SRAM 消費電流 Max（1 個当たり）
  ※3　RTC 消費電流 Typ
  ※4　SRAM 消費電流 Typ（1 個当たり）

尚　上記計算値は、周辺環境によっても変動する可能性がありますので、実環境で十分評価を行っていただけますよう、お願い致します。

４－６）動作モード設定

MPCARM-FM3SP に搭載されている CPU（MB9BFD18T）は、MD0 端子の状態により、ユーザーモードと、シリアルライタモードの 2 種類のモードがあります。
本基板では、電源投入時に S3 が 3 番側に設定されている場合にユーザーモード、S3 が 1 番側に設定されている場合にシリアルライタモードとなります。（設定の詳細につきましては、本書６－１）項をご参照下さい。）

さらに、シリアルライタモードでは、USB 通信モードとなるようにハードウェア接続されており、シリアルライタモードに設定した場合、本基板の CN2 と PC を接続することにより、CQ 出版社インターフェース誌 2012 年 6 月号に紹介されている「USB DIRECT Programmer」機能が使用可能となります。

４－７）クロック

CPU のクロック端子（X0,X1）には、4MHZ の水晶発振子が接続されており、CLKPLL は 144MHz に設定されます。
MPCARM-FM3SP でクロック設定に関する各レジスタの設定は、「FM3 ファミリペリフェラルマニュアル」、及び、付属のサンプルプログラムの当該箇所をご参考にして下さい。

４－８）CPU端子設定

CPU の各端子は、GPIO・周辺入出力・特殊 I/O 機能がマルチプレクスされており、設定は 1 端子毎に行うことができますが、本基板においては下表に示す設定とする必要があります。

※　各端子で選択できる機能は１つです。
※　各端子の「選択機能」欄に○が標記されている行の機能・入出力設定は、必須設定値です。（同一端子内に△がある場合は、△の機能を使用することも可能です。）
※　各端子の「選択機能」欄に△が標記されている行の機能・入出力設定は、任意設定値です。
※　各端子の「選択機能」欄に▲と標記されている端子の設定は、同一機能が他の端子で設定指定「○」とされている機能であることを示しています。（当該端子では、当該機能で使用しないことを推奨致します。）
※　各端子の「選択機能」欄に×と標記されている行の設定は、当該機能が使用不可能であることを示します。
※　「外部接続先」欄に記載のある接続先は、当該端子が最終的に接続されている端子を示しています。（例えば、RS232C ドライバを経由して接続されている等）
※　S3(DIPSW)を使用する場合、J1 にプルアップ抵抗を取付ける必要があります。
※　S3 に接続された端子を外部で使用する場合、S3 の当該 bit を OFF としておく必要があります。
※　端子設定に関する各レジスタの設定は、「FM3 ファミリペリフェラルマニュアル」、及び、付属のサンプルプログラムの当該箇所をご参考にして下さい。

表 7 CPU 端子設定表

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
1	VCC	電源	○	P	+5V	－
2	PA0	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(2)
	RTO20_0	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA08_0	ﾍﾞｰｽﾀｲﾏｰ ch.8 の TIOA	△	I/O		
	FRCK1_0	16 ﾋﾞｯﾄﾌﾘｰﾗﾝﾆﾝｸﾞﾀｲﾏ ch.1 の外部ｸﾛｯｸ入力	△	I		
3	PA1	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(3)
	RTO21_0	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA09_0	ﾍﾞｰｽﾀｲﾏｰ ch.9 の TIOA	△	I/O		
	IC10_0	多機能ﾀｲﾏ 1 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	△	I		
4	PA2	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(4)
	RTO22_0	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA10_0	ﾍﾞｰｽﾀｲﾏｰ ch.10 の TIOA	△	I/O		
	IC11_0	多機能ﾀｲﾏ 1 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	△	I		
5	PA3	汎用入出力ﾎﾟｰﾄ	○	I	uSD ｶｰﾄﾞ挿入検出	CN4(CD)
	RTO23_0	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	TIOA11_0	ﾍﾞｰｽﾀｲﾏｰ ch.11 の TIOA	×	－		
	IC12_0	多機能ﾀｲﾏ 1 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
6	PA4	汎用入出力ﾎﾟｰﾄ	△	I	nPHYINT(Ethernet 割込み)	U11(12)
	RTO24_0	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	TIOA12_0	ﾍﾞｰｽﾀｲﾏｰ ch.12 の TIOA	×	－		
	RX0_2	CAN ch0 RX	×	－		
	IC13_0	多機能ﾀｲﾏ 1 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	INT03_0	外部割込み 03 入力	○	I		
7	PA5	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(19)
	RTO25_0	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	○	O		
	TX0_2	CAN ch0 TX	▲	O		
	TIOA13_0	ﾍﾞｰｽﾀｲﾏｰ ch.13 の TIOA	○	I/O		
	INT10_2	外部割込み 10 入力	▲	I		
8	P05	汎用入出力ﾎﾟｰﾄ	×	－	RS232C(1) 受信ﾃﾞｰﾀ	CN5(3)
	TRACED0	ETM のﾄﾚｰｽﾃﾞｰﾀ出力	×	－		
	TIOA05_2	ﾍﾞｰｽﾀｲﾏｰ ch.5 の TIOA	×	－		
	SIN4_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 入力	○	I		
	INT00_1	外部割込み 00 入力	×	－		
9	P06	汎用入出力ﾎﾟｰﾄ	×	－	RS232C(1)送信ﾃﾞｰﾀ	CN5(2)
	TRACED1	ETM のﾄﾚｰｽﾃﾞｰﾀ出力	×	－		
	TIOB05_2	ﾍﾞｰｽﾀｲﾏｰ ch.5 の TIOB	×	－		
	SOT4_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 出力	○	O		
	INT01_1	外部割込み 01 入力	×	－		
10	P07	汎用入出力ﾎﾟｰﾄ	○	O	LED 制御 (0:ON,1:OFF)	LED1(C)
	TRACED2	ETM のﾄﾚｰｽﾃﾞｰﾀ出力	×	－		
	ADTG_0	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	－		
	SCK4_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 ｸﾛｯｸ	×	－		
11	P08	汎用入出力ﾎﾟｰﾄ	×	－	RS232C(1) nCTS (0:ON,1:OFF)	CN5(5)
	TRACED3	ETM のﾄﾚｰｽﾃﾞｰﾀ出力	×	－		
	TIOA00_2	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOA	×	－		
	CTS4_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4CTS 入力	○	I		
12	P09	汎用入出力ﾎﾟｰﾄ	×	－	RS232C(1) nRTS (0:ON,1:OFF)	CN5(4)
	TRACECLK	ETM のﾄﾚｰｽｸﾛｯｸ出力	×	－		
	TIOB00_2	ﾍﾞｰｽﾀｲﾏｰ ch.0 の TIOB	×	－		
	RTS4_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4RTS 出力	○	O		
	DTTI2X_0	多機能ﾀｲﾏ ch.2 波形ｼﾞｪﾈﾚｰﾀ入力	×	－		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
13	P50	汎用入出力ﾎﾟｰﾄ	×	-	BUS ﾘｰﾄﾞ信号	—
	INT00_0	外部割込み 00 入力	×	-		
	AIN0_2	QPRC ch.0 AIN 入力	×	-		
	SIN3_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 入力	×	-		
	RTO10_0	多機能ﾀｲﾏ 1 の波形ｼﾞｪﾈﾚｰﾀ出力	×	-		
	IC20_0	多機能ﾀｲﾏ 2 の 16bit ｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	-		
	MOEX_0	SRAM ﾘｰﾄﾞ信号	○	O		
14	P51	汎用入出力ﾎﾟｰﾄ	×	-	BUS ﾗｲﾄ信号	—
	INT01_0	外部割込み 01 入力	×	-		
	BIN0_2	QPRC ch.0 BIN 入力	×	-		
	SOT3_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 出力	×	-		
	RTO11_0	多機能ﾀｲﾏ 1 の波形ｼﾞｪﾈﾚｰﾀ出力	×	-		
	IC21_0	多機能ﾀｲﾏ 2 の 16bit ｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	-		
	MWEX_0	SRAM ﾗｲﾄ信号	○	O		
15	P52	汎用入出力ﾎﾟｰﾄ	×	-	BUS 下位ﾊﾞｲﾄｲﾈｰﾌﾞﾙ	—
	INT02_0	外部割込み 02 入力	×	-		
	ZIN0_2	QPRC ch.0 ZIN 入力	×	-		
	SCK3_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 ｸﾛｯｸ	×	-		
	RTO12_0	多機能ﾀｲﾏ 1 の波形ｼﾞｪﾈﾚｰﾀ出力	×	-		
	IC22_0	多機能ﾀｲﾏ 2 の 16bit ｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	-		
	MDQM0_0	外部ﾃﾞｰﾀ BUS 下位ﾊﾞｲﾄｲﾈｰﾌﾞﾙ	○	O		
16	P53	汎用入出力ﾎﾟｰﾄ	×	-	BUS 上位ﾊﾞｲﾄｲﾈｰﾌﾞﾙ	—
	SIN6_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 入力	×	-		
	TIOA01_2	ﾍﾞｰｽﾀｲﾏｰ ch.1 の TIOA	×	-		
	INT07_2	外部割込み 07 入力	×	-		
	RTO13_0	多機能ﾀｲﾏ 1 の波形ｼﾞｪﾈﾚｰﾀ出力	×	-		
	IC23_0	多機能ﾀｲﾏ 2 の 16bit ｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	-		
	MDQM1_0	外部ﾃﾞｰﾀ BUS 上位ﾊﾞｲﾄｲﾈｰﾌﾞﾙ	○	O		
17	P54	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(5)
	SOT6_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 出力	▲	O		
	TIOB01_2	ﾍﾞｰｽﾀｲﾏｰ ch.1 の TIOB	△	I/O		
	RTO14_0	多機能ﾀｲﾏ 1 の波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	MALE_0	ｱﾄﾞﾚｽﾗｯﾁｲﾈｰﾌﾞﾙ(ﾏﾙﾁﾌﾟﾚｸｽ時)	×	-		
18	P55	汎用入出力ﾎﾟｰﾄ	×	-	BUS ｳｪｲﾄﾘｸｴｽﾄ信号	—
	SCK6_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 ｸﾛｯｸ	×	-		
	ADTG_1	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	-		
	RTO15_0	多機能ﾀｲﾏ 1 の波形ｼﾞｪﾈﾚｰﾀ出力	×	-		
	MRDY_0	外部 RDY 入力	○	I		
19	P56	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張DIO	CN8(6)
	SIN1_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch1 入力	▲	I		
	INT08_2	外部割込み 08 入力	△	I		
	TIOA09_2	ﾍﾞｰｽﾀｲﾏｰ ch.9 の TIOA	△	I/O		
	DTTI1X_0	多機能ﾀｲﾏ ch.1 波形ｼﾞｪﾈﾚｰﾀ入力	△	I		
	MNALE_0	NAND FLASH 用 ALE 信号	×	-		
20	P57	汎用入出力ﾎﾟｰﾄ	×	-	PC/104 IRQ15 割込み	P2(D6)
	SOT1_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch1 出力	×	-		
	TIOB09_2	ﾍﾞｰｽﾀｲﾏｰ ch.9 の TIOB	×	-		
	INT16_1	外部割込み 16 入力	○	I		
	MNCLE_0	NAND FLASH 用 CLE 信号	×	-		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
21	P58	汎用入出力ﾎﾟｰﾄ	×	－	PC/104 IRQ12 割込み	P2(D5)
	SCK1_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch1 ｸﾛｯｸ	×	－		
	TIOA11_2	ﾍﾞｰｽﾀｲﾏｰ ch.11 の TIOA	×	－		
	INT17_1	外部割込み 17 入力	○	I		
	MNWEX_0	NAND FLASH 用ﾗｲﾄ信号	×	－		
22	P59	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(7)
	SIN7_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 入力	△	I		
	RX1_1	CAN ch1 RX	△	I		
	TIOB11_2	ﾍﾞｰｽﾀｲﾏｰ ch.11 の TIOB	△	I/O		
	INT09_2	外部割込み 09 入力	△	I		
	MNREX_0	NAND FLASH 用ﾘｰﾄﾞ信号	×	－		
23	P5A	汎用入出力ﾎﾟｰﾄ	×	－	ROM ｿｹｯﾄ(U19)　nCS 信号	U19(22)
	SOT7_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 出力	×	－		
	TX1_1	CAN ch1 TX	×	－		
	TIOA13_1	ﾍﾞｰｽﾀｲﾏｰ ch.13 の TIOA	×	－		
	INT18_1	外部割込み 18 入力	×	－		
	MCSX0_0	外部 BUS CS0	○	O		
24	P5B	汎用入出力ﾎﾟｰﾄ	×	－	SRAM　nCS 信号	U21(42)
	SCK7_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 ｸﾛｯｸ	×	－		
	TIOB13_1	ﾍﾞｰｽﾀｲﾏｰ ch.13 の TIOB	×	－		
	INT19_1	外部割込み 18 入力	×	－		
	MCSX1_0	外部 BUS CS1	○	O		
25	P5C	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(8)
	TIOA06_2	ﾍﾞｰｽﾀｲﾏｰ ch.6 の TIOA	△	I/O		
	INT28_0	外部割込み 28 入力	△	I		
	IC20_1	多機能ﾀｲﾏ 2 の 16bit ｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	△	I		
26	P5D	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(9)
	TIOB06_2	ﾍﾞｰｽﾀｲﾏｰ ch.6 の TIOB	△	I/O		
	INT29_0	外部割込み 29 入力	△	I		
	DTTI2X_1	多機能ﾀｲﾏ ch.2 波形ｼﾞｪﾈﾚｰﾀ入力	△	I		
27	VSS	GND	○	P	GND	－

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
28	P30	汎用入出力ﾎﾟｰﾄ	○	O	uSD nCS 信号 （0:選択、1:非選択）	CN4(2)
	AIN0_0	QPRC ch.0 の AIN 入力	×	－		
	TIOB00_1	ﾍﾞｰｽﾀｲﾏｰ ch.0 の TIOB	×	－		
	INT03_2	外部割込み 03 入力	×	－		
29	P31	汎用入出力ﾎﾟｰﾄ	×	－	uSD SCLK (SPI)	CN4(5)
	BIN0_0	QPRC ch.0 の BIN 入力	×	－		
	TIOB01_1	ﾍﾞｰｽﾀｲﾏｰ ch.1 の TIOB	×	－		
	SCK6_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 ｸﾛｯｸ	○	O		
	INT04_2	外部割込み 04 入力	×	－		
30	P32	汎用入出力ﾎﾟｰﾄ	×	－	uSD へのｼﾘｱﾙﾃﾞｰﾀ出力 (SPI)	CN4(3)
	ZIN0_0	QPRC ch.0 の ZIN 入力	×	－		
	TIOB02_1	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOB	×	－		
	SOT6_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 出力	○	O		
	INT05_2	外部割込み 05 入力	×	－		
31	P33	汎用入出力ﾎﾟｰﾄ	×	－	uSD からのｼﾘｱﾙﾃﾞｰﾀ入力 (SPI)	CN4(7)
	INT04_0	外部割込み 05 入力	×	－		
	TIOB03_1	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOB	×	－		
	SIN6_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 入力	○	I		
	ADTG_6	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	－		
32	P34	汎用入出力ﾎﾟｰﾄ	×	－	CAN ｼﾘｱﾙﾃﾞｰﾀ出力	CN6(7-10)
	FRCK0_0	16bit ﾌﾘｰﾗﾝﾆﾝｸﾞﾀｲﾏ ch.0 ｸﾛｯｸ入力	×	－		
	TX0_1	CAN ch0 TX	○	O		
	TIOB04_1	ﾍﾞｰｽﾀｲﾏｰ ch.4 の TIOB	×	－		
33	P35	汎用入出力ﾎﾟｰﾄ	×	－	CAN ｼﾘｱﾙﾃﾞｰﾀ入力	CN6(7-10)
	IC03_0	多機能ﾀｲﾏ 3 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	RX0_1	CAN ch0 RX	○	I		
	TIOB05_1	ﾍﾞｰｽﾀｲﾏｰ ch.5 の TIOB	×	－		
	INT08_1	外部割込み 08 入力	×	－		
34	P36	汎用入出力ﾎﾟｰﾄ	×	－	PC/104（8bit エリア） ｾﾚｸﾄ信号	U21(43)
	IC02_0	多機能ﾀｲﾏ 2 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	SIN5_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 入力	×	－		
	INT09_1	外部割込み 09 入力	×	－		
	TIOA12_2	ﾍﾞｰｽﾀｲﾏｰ ch.12 の TIOA	×	－		
	MCSX2_0	外部 BUS CS2	○	O		
35	P37	汎用入出力ﾎﾟｰﾄ	×	－	PC/104（16bit エリア） ｾﾚｸﾄ信号	U21(44)
	IC01_0	多機能ﾀｲﾏ 1 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	SOT5_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 出力	×	－		
	INT10_1	外部割込み 10 入力	×	－		
	TIOB12_2	ﾍﾞｰｽﾀｲﾏｰ ch.12 の TIOB	×	－		
	MCSX3_0	外部 BUS CS3	○	O		
36	P38	汎用入出力ﾎﾟｰﾄ	×	－	PC/104 BUS ｸﾛｯｸ出力	U21(37)
	IC00_0	多機能ﾀｲﾏ 0 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	SCK5_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 ｸﾛｯｸ	×	－		
	INT11_1	外部割込み 11 入力	×	－		
	MCLKOUT_0	外部 BUS ｸﾛｯｸ出力	○	O		
37	P39	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(12)
	DTTI0X_0	多機能ﾀｲﾏ ch.0 波形ｼﾞｪﾈﾚｰﾀ入力	△	I		
	ADTG_2	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	△	I		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
38	P3A	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(13)
	RTO00_0	多機能ﾀｲﾏ 0 の波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA00_1	ﾍﾞｰｽﾀｲﾏｰ ch.0 の TIOA	△	I/O		
39	P3B	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(14)
	RTO01_0	多機能ﾀｲﾏ 01 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA01_1	ﾍﾞｰｽﾀｲﾏｰ ch.1 の TIOA	△	I/O		
40	P3C	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(15)
	RTO02_0	多機能ﾀｲﾏ 02 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA02_1	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOA	△	I/O		
41	P3D	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(16)
	RTO03_0	多機能ﾀｲﾏ 03 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA03_1	ﾍﾞｰｽﾀｲﾏｰ ch.3 の TIOA	△	I/O		
42	P3E	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(17)
	RTO04_0	多機能ﾀｲﾏ 04 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA04_1	ﾍﾞｰｽﾀｲﾏｰ ch.4 の TIOA	△	I/O		
43	P3F	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張DIO	CN8(18)
	RTO05_0	多機能ﾀｲﾏ 05 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	TIOA05_1	ﾍﾞｰｽﾀｲﾏｰ ch.5 の TIOA	△	I/O		
44	VSS	GND	○	P	GND	－
45	VCC	電源	○	P	+5V	－

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
46	P40	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(22)
	TIOA00_0	ﾍﾞｰｽﾀｲﾏｰ ch.0 の TIOA	△	I/O		
	RTO10_1	多機能ﾀｲﾏ 10 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	INT12_1	外部割込み 12 入力	▲	I		
47	P41	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(23)
	TIOA01_0	ﾍﾞｰｽﾀｲﾏｰ ch.1 の TIOA	△	I/O		
	RTO11_1	多機能ﾀｲﾏ 11 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	INT13_1	外部割込み 13 入力	▲	I		
48	P42	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(24)
	TIOA02_0	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOA	△	I/O		
	RTO12_1	多機能ﾀｲﾏ 12 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
49	P43	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(25)
	TIOA03_0	ﾍﾞｰｽﾀｲﾏｰ ch.3 の TIOA	△	I/O		
	RTO13_1	多機能ﾀｲﾏ 13 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
	ADTG_7	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	△	I		
50	P44	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(26)
	TIOA04_0	ﾍﾞｰｽﾀｲﾏｰ ch.4 の TIOA	△	I/O		
	RTO14_1	多機能ﾀｲﾏ 14 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
51	P45	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(27)
	TIOA05_0	ﾍﾞｰｽﾀｲﾏｰ ch.5 の TIOA	△	I/O		
	RTO15_1	多機能ﾀｲﾏ 15 波形ｼﾞｪﾈﾚｰﾀ出力	△	O		
52	C	電源安定化容量端子	○	－	電源安定化容量端子	－
53	VSS	GND	○	P	GND	－
54	VCC	電源	○	P	+5V	－
55	P46	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(28)
	X0A	ｻﾌﾞｸﾛｯｸ入力	×	－		
56	P47	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(29)
	X1A	ｻﾌﾞｸﾛｯｸ出力	×	－		
57	INITX	ﾘｾｯﾄ入力	○	I	RESET	－
58	P48	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(45)
	DTTI1X_1	多機能ﾀｲﾏ ch.1 波形ｼﾞｪﾈﾚｰﾀ入力	△	I		
	INT14_1	外部割込み 14 入力	△	I		
	SIN3_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 入力	△	I		
59	P49	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(46)
	TIOB00_0	ﾍﾞｰｽﾀｲﾏｰ ch.0 の TIOB	△	I/O		
	IC10_1	多機能ﾀｲﾏ 10 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	△	I		
	AIN0_1	QPRC ch.0 AIN 入力	△	I		
	SOT3_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 出力	△	O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
60	P4A	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS0	－
	TIOB01_0	ﾍﾞｰｽﾀｲﾏｰ ch.1 の TIOB	×	－		
	IC11_1	多機能ﾀｲﾏ 11 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	BIN0_1	QPRC ch.0 BIN 入力	×	－		
	SCK3_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 ｸﾛｯｸ	×	－		
	MADATA00_0	外部ﾃﾞｰﾀ BUS0	○	I/O		
61	P4B	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS1	－
	TIOB02_0	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOB	×	－		
	IC12_1	多機能ﾀｲﾏ 12 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	ZIN0_1	QPRC ch.0 ZIN 入力	×	－		
	MADATA01_0	外部ﾃﾞｰﾀ BUS1	○	I/O		
62	P4C	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS2	－
	TIOB03_0	ﾍﾞｰｽﾀｲﾏｰ ch.3 の TIOB	×	－		
	IC13_1	多機能ﾀｲﾏ 13 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	SCK7_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 ｸﾛｯｸ	×	－		
	AIN1_2	QPRC ch.0 ZIN 入力	×	－		
	MADATA02_0	外部ﾃﾞｰﾀ BUS2	○	I/O		
63	P4D	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS3	－
	TIOB04_0	ﾍﾞｰｽﾀｲﾏｰ ch.4 の TIOB	×	－		
	FRCK1_1	16 ﾋﾞｯﾄﾌﾘｰﾗﾝﾆﾝｸﾞﾀｲﾏ ch.1 の外部ｸﾛｯｸ入力	×	－		
	SOT7_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 出力	×	－		
	BIN1_2	QPRC ch.1 BIN 入力	×	－		
	MADATA03_0	外部ﾃﾞｰﾀ BUS3	○	I/O		
64	P4E	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS4	－
	TIOB05_0	ﾍﾞｰｽﾀｲﾏｰ ch.5 の TIOB	×	－		
	INT06_2	外部割込み 06 入力	×	－		
	SIN7_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 入力	×	－		
	ZIN1_2	QPRC ch.1 ZIN 入力	×	－		
	MADATA04_0	外部ﾃﾞｰﾀ BUS4	○	I/O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
65	P70	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS5	－
	TIOA04_2	ﾍﾞｰｽﾀｲﾏｰ ch.4 の TIOA	×	－		
	TX0_0	CAN ch0 TX	×	－		
	MADATA05_0	外部ﾃﾞｰﾀ BUS5	○	I/O		
66	P71	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS6	－
	INT13_2	外部割込み 13 入力	×	－		
	TIOB04_2	ﾍﾞｰｽﾀｲﾏｰ ch.4 の TIOB	×	－		
	RX0_0	CAN ch0 RX	×	－		
	MADATA06_0	外部ﾃﾞｰﾀ BUS6	○	I/O		
67	P72	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS7	－
	SIN2_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 入力	×	－		
	INT14_2	外部割込み 14 入力	×	－		
	AIN2_0	QPRC ch.2 AIN 入力	×	－		
	MADATA07_0	外部ﾃﾞｰﾀ BUS7	○	I/O		
68	P73	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS8	－
	SOT2_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 出力	×	－		
	INT15_2	外部割込み 15 入力	×	－		
	BIN2_0	QPRC ch.2 BIN 入力	×	－		
	MADATA08_0	外部ﾃﾞｰﾀ BUS8	○	I/O		
69	P74	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS9	－
	SCK2_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 ｸﾛｯｸ	×	－		
	ZIN2_0	QPRC ch.2 ZIN 入力	×	－		
	MADATA09_0	外部ﾃﾞｰﾀ BUS9	○	I/O		
70	P75	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS10	－
	SIN3_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 入力	×	－		
	ADTG_8	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	－		
	INT07_1	外部割込み 07 入力	×	－		
	MADATA10_0	外部ﾃﾞｰﾀ BUS10	○	I/O		
71	P76	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS11	－
	SOT3_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 出力	×	－		
	TIOA07_2	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOA	×	－		
	INT11_2	外部割込み 11 入力	×	－		
	MADATA11_0	外部ﾃﾞｰﾀ BUS11	○	I/O		
72	P77	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS12	－
	SCK3_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch3 ｸﾛｯｸ	×	－		
	TIOB07_2	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOB	×	－		
	INT12_2	外部割込み 12 入力	×	－		
	MADATA12_0	外部ﾃﾞｰﾀ BUS12	○	I/O		
73	P78	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS13	－
	AIN1_0	QPRC ch.1 AIN 入力	×	－		
	TIOA15_0	ﾍﾞｰｽﾀｲﾏｰ ch.15 の TIOA	×	－		
	MADATA13_0	外部ﾃﾞｰﾀ BUS13	○	I/O		
74	P79	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS14	－
	BIN1_0	QPRC ch.1 BIN 入力	×	－		
	TIOB15_0	ﾍﾞｰｽﾀｲﾏｰ ch.15 の TIOB	×	－		
	INT23_1	外部割込み 23 入力	×	－		
	MADATA14_0	外部ﾃﾞｰﾀ BUS14	○	I/O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
75	P7A	汎用入出力ﾎﾟｰﾄ	×	－	DATA BUS15	－
	ZIN1_0	QPRC ch.1 ZIN 入力	×	－		
	INT24_1	外部割込み 24 入力	×	－		
	MADATA15_0	外部ﾃﾞｰﾀ BUS15	○	I/O		
76	P7B	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ9 割込み	P1(B4)
	TIOB07_0	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOB	×	－		
	INT10_0	外部割込み 10 入力	○	I		
77	P7C	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ7 割込み	P1(B21)
	TIOA07_0	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOA	×	－		
	INT11_0	外部割込み 11 入力	○	I		
78	P7D	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ6 割込み	P1(B22)
	TIOA14_1	ﾍﾞｰｽﾀｲﾏｰ ch.14 の TIOA	×	－		
	FRCK2_1	16 ﾋﾞｯﾄﾌﾘｰﾗﾝﾆﾝｸﾞﾀｲﾏ ch.2 の外部ｸﾛｯｸ入力	×	－		
	INT12_0	外部割込み 12 入力	○	I		
79	P7E	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ14 割込み	P2(D7)
	TIOB14_1	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOB	×	－		
	IC21_1	多機能ﾀｲﾏ 21 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	INT24_0	外部割込み 24 入力	○	I		
80	P7F	汎用入出力ﾎﾟｰﾄ	△	I	外付 ADC nBUSY 信号	U27(22)
	TIOA15_1	ﾍﾞｰｽﾀｲﾏｰ ch.15 の TIOA	×	－		
	IC22_1	多機能ﾀｲﾏ 22 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	INT25_0	外部割込み 25 入力	○	I		
81	PF0	汎用入出力ﾎﾟｰﾄ	△	I	USB 電源入力割込み (0:OFF,1:ON)	CN1(1)
	TIOB15_1	ﾍﾞｰｽﾀｲﾏｰ ch.15 の TIOB	×	－		
	SIN1_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch1 入力	×	－		
	INT13_0	外部割込み 13 入力	○	I		
	IC23_1	多機能ﾀｲﾏ 23 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
82	PF1	汎用入出力ﾎﾟｰﾄ	○	O	USB ch.0 D+外部ﾌﾟﾙｱｯﾌﾟ制御端子 (0ON,1:OFF)	U2(1)
	TIOA08_1	ﾍﾞｰｽﾀｲﾏｰ ch.8 の TIOA	×	－		
	SOT1_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch1 出力	×	－		
	INT14_0	外部割込み 13 入力	×	－		
83	PF2	汎用入出力ﾎﾟｰﾄ	×	－	nRTCINT（RTC 割込み）	U5(10)
	TIOB08_1	ﾍﾞｰｽﾀｲﾏｰ ch.8 の TIOB	×	－		
	SCK1_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch1 ｸﾛｯｸ	×	－		
	INT15_0	外部割込み 15 入力	○	I		
84	PE0	汎用入出力ﾎﾟｰﾄ	×	－	ﾓｰﾄﾞ設定端子 1 ﾃﾞﾌｫﾙﾄ 0(0V)	－
	MD1	ﾓｰﾄﾞ設定端子 1	○	I		
85	MD0	ﾓｰﾄﾞ設定端子 0	○	I	ﾓｰﾄﾞ設定端子 1 ﾃﾞﾌｫﾙﾄ 0(0V)	－
86	PE2	汎用入出力ﾎﾟｰﾄ	×	－	XTAL(4MHZ)	－
	X0	ﾒｲﾝｸﾛｯｸ入力	○	-		
87	PE3	汎用入出力ﾎﾟｰﾄ	×	－	XTAL(4MHZ)	－
	X1	ﾒｲﾝｸﾛｯｸ入力	○	-		
88	VSS	GND	○	P	GND	－
89	VCC	電源	○	P	+5V	－

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
90	P10	汎用入出力ポート	○	I	RS232C(2) nCTS	CN5(10)
	AN00	アナログ入力ポート	×	－		
	MCSX7_0	外部 BUS CS7	×	－		
91	P11	汎用入出力ポート	×	－	RS232C(2)受信データ	CN5(8)
	AN01	アナログ入力ポート	×	－		
	SIN1_1	マルチファンクションシリアル ch1 入力	○	I		
	RX1_2	CAN ch1 RX	×	－		
	INT02_1	外部割込み 2 入力	×	－		
	FRCK0_2	16 ビットフリーランニングタイマ ch.0 の外部クロック入力	×	－		
	MCSX6_0	外部 BUS CS6	×	－		
92	P12	汎用入出力ポート	×	－	RS232C(2)送信データ	CN5(7)
	AN02	アナログ入力ポート	×	－		
	SOT1_1	マルチファンクションシリアル ch1 出力	○	O		
	TX1_2	CAN ch1 TX	×	－		
	IC00_2	多機能タイマ 0 の 16 ビットインプットキャプチャ入力	×	－		
	MCSX5_0	外部 BUS CS5	×	－		
93	P13	汎用入出力ポート	○	O	RS232C(2)nRTS	CN5(9)
	AN03	アナログ入力ポート	×	－		
	SCK1_1	マルチファンクションシリアル ch1 クロック	×	－		
	IC01_2	多機能タイマ 1 の 16 ビットインプットキャプチャ入力	×	－		
	MCSX4_0	外部 BUS CS4	×	－		
94	P14	汎用入出力ポート	×	－	アドレス BUS0	－
	AN04	アナログ入力ポート	×	－		
	SIN0_1	マルチファンクションシリアル ch0 入力	×	－		
	INT03_1	外部割込み 3 入力	×	－		
	IC02_2	多機能タイマ 2 の 16 ビットインプットキャプチャ入力	×	－		
	MAD00_0	外部 BUS アドレス 0	○	O		
95	P15	汎用入出力ポート	×	－	アドレス BUS1	－
	AN05	アナログ入力ポート	×	－		
	SOT0_1	マルチファンクションシリアル ch0 出力	×	－		
	IC03_2	多機能タイマ 3 の 16 ビットインプットキャプチャ入力	×	－		
	MAD01_0	外部 BUS アドレス 1	○	O		
96	P16	汎用入出力ポート	×	－	アドレス BUS2	－
	AN06	アナログ入力ポート	×	－		
	SCK0_1	マルチファンクションシリアル ch0 クロック	×	－		
	INT20_1	外部割込み 20 入力	×	－		
	MAD02_0	外部 BUS アドレス 2	○	O		
97	P17	汎用入出力ポート	×	－	アドレス BUS3	－
	AN07	アナログ入力ポート	×	－		
	SIN2_2	マルチファンクションシリアル ch2 入力	×	－		
	INT04_1	外部割込み 4 入力	×	－		
	MAD03_0	外部 BUS アドレス 3	○	O		
98	P18	汎用入出力ポート	×	－	アドレス BUS4	－
	AN08	アナログ入力ポート	×	－		
	SOT2_2	マルチファンクションシリアル ch2 出力	×	－		
	INT21_1	外部割込み 21 入力	×	－		
	MAD04_0	外部 BUS アドレス 4	○	O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
99	P19	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS5	－
	AN09	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SCK2_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 ｸﾛｯｸ	×	－		
	INT22_1	外部割込み 22 入力	×	－		
	MAD05_0	外部 BUS ｱﾄﾞﾚｽ 5	○	O		
100	P1A	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS6	－
	AN10	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SIN4_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 入力	×	－		
	INT05_1	外部割込み 5 入力	×	－		
	TIOA13_2	ﾍﾞｰｽﾀｲﾏｰ ch.13 の TIOA	×	－		
	IC00_1	多機能ﾀｲﾏ 0 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	MAD06_0	外部 BUS ｱﾄﾞﾚｽ 6	○	O		
101	P1B	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS7	－
	AN11	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SOT4_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 出力	×	－		
	INT25_1	外部割込み 25 入力	×	－		
	TIOB13_2	ﾍﾞｰｽﾀｲﾏｰ ch.13 の TIOB	×	－		
	IC01_1	多機能ﾀｲﾏ 1 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	MAD07_0	外部 BUS ｱﾄﾞﾚｽ 7	○	O		
102	P1C	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS8	－
	AN12	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SCK4_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 ｸﾛｯｸ	×	－		
	INT26_1	外部割込み 26 入力	×	－		
	TIOA14_2	ﾍﾞｰｽﾀｲﾏｰ ch.14 の TIOA	×	－		
	IC02_1	多機能ﾀｲﾏ 2 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	MAD08_0	外部 BUS ｱﾄﾞﾚｽ 8	○	O		
103	P1D	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS9	－
	AN13	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	CTS4_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 CTS 入力	×	－		
	INT27_1	外部割込み 27 入力	×	－		
	TIOB14_2	ﾍﾞｰｽﾀｲﾏｰ ch.14 の TIOB	×	－		
	IC03_1	多機能ﾀｲﾏ 3 の 16 ﾋﾞｯﾄｲﾝﾌﾟｯﾄｷｬﾌﾟﾁｬ入力	×	－		
	MAD09_0	外部 BUS ｱﾄﾞﾚｽ 9	○	O		
104	P1E	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS10	－
	AN14	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	RTS4_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 RTS 出力	×	－		
	INT28_1	外部割込み 28 入力	×	－		
	TIOA15_2	ﾍﾞｰｽﾀｲﾏｰ ch.15 の TIOA	×	－		
	DTTI0X_1	多機能ﾀｲﾏ ch.0 波形ｼﾞｪﾈﾚｰﾀ入力	×	－		
	MAD10_0	外部 BUS ｱﾄﾞﾚｽ 10	○	O		
105	P1F	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS11	－
	AN15	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	ADTG_5	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	－		
	INT29_1	外部割込み 29 入力	×	－		
	TIOB15_2	ﾍﾞｰｽﾀｲﾏｰ ch.15 の TIOB	×	－		
	FRCK0_1	16 ﾋﾞｯﾄﾌﾘｰﾗﾝﾆﾝｸﾞﾀｲﾏ ch.0 の外部ｸﾛｯｸ入力	×	－		
	MAD11_0	外部 BUS ｱﾄﾞﾚｽ 11	○	O		
106	AVCC	ｱﾅﾛｸﾞ電源	○	P	+5V	－
107	AVRH	ｱﾅﾛｸﾞﾘﾌｧﾚﾝｽ	○	P	+5V	－
108	AVSS	ｱﾅﾛｸﾞ GND	○	P	GND	－
109	VSS	GND	○	P	GND	－

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
110	PB0	汎用入出力ﾎﾟｰﾄ	○	O	外付 ADCSTART 信号	U27(27,28)
	AN16	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOA09_1	ﾍﾞｰｽﾀｲﾏｰ ch.9 の TIOA	×	－		
	SIN7_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 入力	×	－		
	INT16_0	外部割込み 16 入力	×	－		
111	PB1	汎用入出力ﾎﾟｰﾄ	×	－	I2C SDA 信号	U4(5),U5(13)
	AN17	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOB09_1	ﾍﾞｰｽﾀｲﾏｰ ch.9 の TIOB	×	－		
	SOT7_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 出力	○	I/O		
	INT17_0	外部割込み 17 入力	×	－		
112	PB2	汎用入出力ﾎﾟｰﾄ	×	－	I2C SCK 信号	U4(6),U5(2)
	AN18	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOA10_1	ﾍﾞｰｽﾀｲﾏｰ ch.10 の TIOA	×	－		
	SCK7_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch7 ｸﾛｯｸ	○	O		
	INT18_0	外部割込み 18 入力	×	－		
113	PB3	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ11 割込み	P2(D4)
	AN19	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOB10_1	ﾍﾞｰｽﾀｲﾏｰ ch.10 の TIOB	×	－		
	INT19_0	外部割込み 19 入力	○	I		
114	PB4	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ10 割込み	P2(D3)
	AN20	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOA11_1	ﾍﾞｰｽﾀｲﾏｰ ch.11 の TIOA	×	－		
	SIN0_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch0 入力	×	－		
	INT20_0	外部割込み 20 入力	○	I		
115	PB5	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ3 割込み	P1(B25)
	AN21	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOB11_1	ﾍﾞｰｽﾀｲﾏｰ ch.11 の TIOB	×	－		
	SOT0_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch0 出力	×	－		
	INT21_0	外部割込み 21 入力	○	I		
	AIN2_2	QPRC ch.2 AIN 入力	×	－		
116	PB6	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ4 割込み	P1(B24)
	AN22	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOA12_1	ﾍﾞｰｽﾀｲﾏｰ ch.12 の TIOA	×	－		
	SCK0_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch0 ｸﾛｯｸ	×	－		
	INT22_0	外部割込み 22 入力	○	I		
	BIN2_2	QPRC ch.2 BIN 入力	×	－		
117	PB7	汎用入出力ﾎﾟｰﾄ	△	I	PC/104 IRQ5 割込み	P2(B23)
	AN23	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	TIOB12_1	ﾍﾞｰｽﾀｲﾏｰ ch.12 の TIOB	×	－		
	INT23_0	外部割込み 23 入力	○	I		
	ZIN2_2	QPRC ch.2 ZIN 入力	×	－		
118	P29	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS12	－
	AN24	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	MAD12_0	外部 BUS ｱﾄﾞﾚｽ 12	○	O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
119	P28	汎用入出力ポート	×	－	ｱﾄﾞﾚｽ BUS13	－
	AN25	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	ADTG_4	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	－		
	INT09_0	外部割込み 9 入力	×	－		
	RTO05_1	多機能ﾀｲﾏ 5 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	MAD13_0	外部 BUS ｱﾄﾞﾚｽ 13	○	O		
120	P27	汎用入出力ポート	×	－	ｱﾄﾞﾚｽ BUS14	－
	AN26	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	INT02_2	外部割込み 2 入力	×	－		
	RTO04_1	多機能ﾀｲﾏ 4 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	MAD14_0	外部 BUS ｱﾄﾞﾚｽ 14	○	O		
121	P26	汎用入出力ポート	×	－	ｱﾄﾞﾚｽ BUS15	－
	AN27	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SCK2_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 ｸﾛｯｸ	×	－		
	RTO03_1	多機能ﾀｲﾏ 3 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	MAD15_0	外部 BUS ｱﾄﾞﾚｽ 15	○	O		
122	P25	汎用入出力ポート	×	－	ｱﾄﾞﾚｽ BUS16	－
	AN28	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SOT2_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 出力	×	－		
	TX1_0	CAN ch1 TX	×	－		
	RTO02_1	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	MAD16_0	外部 BUS ｱﾄﾞﾚｽ 16	○	O		
123	P24	汎用入出力ポート	×	－	ｱﾄﾞﾚｽ BUS17	－
	AN29	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SIN2_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch2 入力	×	－		
	RX1_0	CAN ch1 RX	×	－		
	INT01_2	外部割込み 1 入力	×	－		
	RTO01_1	多機能ﾀｲﾏ 2 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	MAD17_0	外部 BUS ｱﾄﾞﾚｽ 17	○	O		
124	P23	汎用入出力ポート	○	O	RS422/485 送信出力制御 (0:送信不可、1:送信可)	U15(3)
	AN30	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SCK0_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch0 ｸﾛｯｸ	×	－		
	TIOA07_1	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOA	×	－		
	RTO00_1	多機能ﾀｲﾏ 0 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
125	P22	汎用入出力ポート	×	－	RS422/485 ｼﾘｱﾙ出力	U15(5)
	AN31	ｱﾅﾛｸﾞ入力ﾎﾟｰﾄ	×	－		
	SOT0_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch0 出力	○	O		
	TIOB07_1	ﾍﾞｰｽﾀｲﾏｰ ch.7 の TIOB	×	－		
	ZIN1_1	QPRC ch.1 ZIN 入力	×	－		
126	P21	汎用入出力ポート	×	－	RS422/485 ｼﾘｱﾙ入力	U15(2)
	SIN0_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch0 入力	○	I		
	INT06_1	外部割込み 6 入力	×	－		
	BIN1_1	QPRC ch.1 BIN 入力	×	－		
127	P20	汎用入出力ポート	×	－	ｱﾄﾞﾚｽ BUS18	－
	INT05_0	外部割込み 5 入力	×	－		
	CROUT_0	CR 発信ｸﾛｯｸ出力	×	－		
	UHCONX1	USB1 ﾌﾟﾙｱｯﾌﾟ制御出力	×	－		
	AIN1_1	QPRC ch.1 AIN 入力	×	－		
	MAD18_0	外部 BUS ｱﾄﾞﾚｽ 18	○	O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
128	PF6	汎用入出力ﾎﾟｰﾄ	×	－	PC/104 nIOCHK 入力	P1(A1)
	FRCK2_0	16 ﾋﾞｯﾄﾌﾘｰﾗﾝﾆﾝｸﾞﾀｲﾏ ch.2 の外部ｸﾛｯｸ入力	×	－		
	NMIX	NMI 入力	○	I		
129	USBVCC1	内蔵 USB 電源	○	P	+3.3V	－
130	P82	汎用入出力ﾎﾟｰﾄ	×	－	USB HOST 送受信-	CN2(2)
	UDM1	USB1 DM1	○	I/O		
131	P83	汎用入出力ﾎﾟｰﾄ	×	－	USB HOST 送受信＋	CN2(3)
	UDP1	USB1 DP1	○	I/O		
132	VSS	GND	○	P	GND	－
133	VCC	電源	○	P	+5V	－
134	P00	汎用入出力ﾎﾟｰﾄ	×	－	JTAG TRST	CN7(3)
	TRSTX	TRST	○	I		
135	P01	汎用入出力ﾎﾟｰﾄ	×	－	JTAG TCK	CN7(9)
	TCK	TCK	○	I		
136	P02	汎用入出力ﾎﾟｰﾄ	×	－	JTAG TDI	CN7(5)
	TDI	TDI	○	I		
137	P03	汎用入出力ﾎﾟｰﾄ	×	－	JTAG TMS	CN7(7)
	TMS	TMS	○	I		
138	P04	汎用入出力ﾎﾟｰﾄ	×	－	JTAG TDO	CN7(13)
	TDO	TDO	○	O		
139	P90	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS19	－
	TIOB08_0	ﾍﾞｰｽﾀｲﾏｰ ch.8 の TIOB	×	－		
	RTO20_1	多機能ﾀｲﾏ 20 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	INT30_0	外部割込み 30 入力	×	－		
	MAD19_0	外部 BUS ｱﾄﾞﾚｽ 19	○	O		
140	P91	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS20	－
	TIOB09_0	ﾍﾞｰｽﾀｲﾏｰ ch.9 の TIOB	×	－		
	RTO21_1	多機能ﾀｲﾏ 21 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	INT31_0	外部割込み 31 入力	×	－		
	MAD20_0	外部 BUS ｱﾄﾞﾚｽ 20	○	O		
141	P92	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS21	－
	TIOB10_0	ﾍﾞｰｽﾀｲﾏｰ ch.10 の TIOB	×	－		
	RTO22_1	多機能ﾀｲﾏ 22 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	SIN5_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 入力	×	－		
	MAD21_0	外部 BUS ｱﾄﾞﾚｽ 21	○	O		
142	P93	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS22	－
	TIOB11_0	ﾍﾞｰｽﾀｲﾏｰ ch.11 の TIOB	×	－		
	RTO23_1	多機能ﾀｲﾏ 23 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	SOT5_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 出力	×	－		
	MAD22_0	外部 BUS ｱﾄﾞﾚｽ 22	○	O		
143	P94	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS23	－
	TIOB12_0	ﾍﾞｰｽﾀｲﾏｰ ch.12 の TIOB	×	－		
	RTO24_1	多機能ﾀｲﾏ 24 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	SCK5_1	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 ｸﾛｯｸ	×	－		
	INT26_0	外部割込み 26 入力	×	－		
	MAD23_0	外部 BUS ｱﾄﾞﾚｽ 23	○	O		
144	P95	汎用入出力ﾎﾟｰﾄ	×	－	ｱﾄﾞﾚｽ BUS24	－
	TIOB13_0	ﾍﾞｰｽﾀｲﾏｰ ch.13 の TIOB	×	－		
	RTO25_1	多機能ﾀｲﾏ 25 の波形ｼﾞｪﾈﾚｰﾀ出力	×	－		
	INT27_0	外部割込み 27 入力	×	－		
	MAD24_0	外部 BUS ｱﾄﾞﾚｽ 24	○	O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
145	PC0	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(32)
	E_RXER0_RXDV1	ch.0 受信エラー検出/ch.1 受信データ有効	×	－	S4(1)入力(0:ON,1:OFF)	
146	PC1	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(33)
	E_RX03_RX11	ch.0 受信データ 3/ch.1 受信データ 1	×	－	S4(2)入力(0:ON,1:OFF)	
147	PC2	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(34)
	E_RX02_RX10	ch.0 受信データ 2/ch.1 受信データ 0	×	－	S4(3)入力(0:ON,1:OFF)	
148	PC3	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.1 受信データ 1	U11(20)
	E_RX01	ch.1 受信データ 1	○	I		
	TIOA06_1	ﾍﾞｰｽﾀｲﾏｰ ch.6 の TIOA	×	－		
149	PC4	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 受信データ 0	U11(22)
	E_RX00	ch.0 受信データ 0	○	I		
	TIOA08_2	ﾍﾞｰｽﾀｲﾏｰ ch.8 の TIOA	×	－		
150	PC5	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 受信データ有効	U11(23)
	E_RXDV0	ch.0 受信データ有効	○	I		
	TIOA10_2	ﾍﾞｰｽﾀｲﾏｰ ch.10 の TIOA	×	－		
151	PC6	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 マネジメントデータ	U11(13)
	E_MDIO0	ch.0 マネジメントデータ	○	O		
	TIOA14_0	ﾍﾞｰｽﾀｲﾏｰ ch.14 の TIOA	×	－		
152	PC7	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.1 マネジメントクロック	U11(14)
	E_MDC0	ch.0 マネジメントクロック	○	O		
	CROUT_1	高速内蔵 CR 発振ｸﾛｯｸ出力	×	－		
153	PC8	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 受信クロック入力	U11(37)
	E_RXCK0_REFCK	ch.0 受信クロック入力/リファレンスクロック	○	I		
154	PC9	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(35)
	E_COL0	ch.0 衝突検出	×	－	S4(4)入力(0:ON,1:OFF)	
155	PCA	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(36)
	E_CRS0	ch.0 キャリア検出	×	－	S4(5)入力(0:ON,1:OFF)	
156	ETHVCC	Ether ﾓｼﾞｭｰﾙ電源	○	P	+5V	－
157	VSS	GND	○	P	GND	－
158	PCB	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(37)
	E_COUT	EtherPHY へのクロック出力端子	×	－	S4(6)入力(0:ON,1:OFF)	
159	PCC	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(38)
	E_MDIO1	ch.1 マネジメントデータ	×	－	S4(7)入力(0:ON,1:OFF)	
160	PCD	汎用入出力ﾎﾟｰﾄ	○	I/O	拡張 DIO	CN8(39)
	E_TCK0_MDC1	ch.0 送信クロック/ch.1 マネジメントクロック	×	－	S4(8)入力(0:ON,1:OFF)	
161	PCE	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(43)
	E_TXER0_TXEN1	ch.0 送信データエラー/ch.1 送信データ有効	×	－		
	RTS4_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4RTS 出力	×	－		
	TIOB06_1	ﾍﾞｰｽﾀｲﾏｰ ch.6 の TIOB	△	I/O		
162	PCF	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(44)
	E_TX03_TX11	ch.0 送信データ 3/ch.1 送信データ 1	×	－		
	CTS4_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4CTS 入力	×	－		
	TIOB08_2	ﾍﾞｰｽﾀｲﾏｰ ch.8 の TIOB	△	I/O		

（続く）

（続き）

端子番号	端子名	機能概要	選択機能	I/O	用途	外部接続先
163	PD0	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(42)
	E_TX02_TX10	ch.0 送信データ 2/ch.1 送信データ 0	×	－		
	SCK4_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 ｸﾛｯｸ	×	－		
	TIOB10_2	ﾍﾞｰｽﾀｲﾏｰ ch.10 の TIOB	△	I/O		
	INT30_1	外部割込み 30 入力	△	I/O		
164	PD1	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 送信データ 1	U11(33)
	E_TX01	ch.0 送信データ 1	○	O		
	SOT4_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 出力	×	－		
	TIOB14_0	ﾍﾞｰｽﾀｲﾏｰ ch.14 の TIOB	×	－		
	INT31_1	外部割込み 31 入力	×	－		
165	PD2	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 送信データ 0	U11(30)
	E_TX00	ch.0 送信データ 0	○	O		
	SIN4_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 入力	×	－		
	TIOA03_2	ﾍﾞｰｽﾀｲﾏｰ ch.3 の TIOA	×	－		
	INT00_2	外部割込み 0 入力	×	－		
166	PD3	汎用入出力ﾎﾟｰﾄ	×	－	PHY ch.0 送信データ有効	U11(29)
	E_TXEN0	ch.0 送信データ有効	○	O		
	TIOB03_2	ﾍﾞｰｽﾀｲﾏｰ ch.3 の TIOB	×	－		
167	P62	汎用入出力ﾎﾟｰﾄ	×	－	外付 ADC への ｼﾘｱﾙｸﾛｯｸ出力(SPI)	U27(26)
	E_PPS0_PPS1	ch,0 PTP カウントモニタ/ch.1 PTP カウントモニタ	×	－		
	SCK5_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch4 ｸﾛｯｸ	○	O		
	ADTG_3	A/D ｺﾝﾊﾞｰﾀ外部ﾄﾘｶﾞ入力	×	－		
168	P61	汎用入出力ﾎﾟｰﾄ	×	－	外付 ADC への ｼﾘｱﾙﾃﾞｰﾀ出力(SPI)	U27(25)
	SOT5_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 出力	○	O		
	TIOB02_2	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOB	×	－		
	UHCONX0	USB ch.0 外部プルアップ制御端子	×	－		
169	P60	汎用入出力ﾎﾟｰﾄ	×	－	外付 ADC からの ｼﾘｱﾙﾃﾞｰﾀ入力(SPI)	U27(23)
	SIN5_0	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch5 入力	○	I		
	TIOA02_2	ﾍﾞｰｽﾀｲﾏｰ ch.2 の TIOA	×	－		
	INT15_1	外部割込み 15 入力	×	－		
170	PF3	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(47)
	TIOA06_0	ﾍﾞｰｽﾀｲﾏｰ ch.6 の TIOA	△	I/O		
	SIN6_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 入力	▲	I		
	INT06_0	外部割込み 6 入力	△	I		
	AIN2_1	QPRC ch.2 AIN 入力	△	I		
171	PF4	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(48)
	TIOB06_0	ﾍﾞｰｽﾀｲﾏｰ ch.6 の TIOB	△	I/O		
	SOT6_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 出力	▲	O		
	INT07_0	外部割込み 7 入力	△	I		
	BIN2_1	QPRC ch.2 BIN 入力	△	I		
172	PF5	汎用入出力ﾎﾟｰﾄ	△	I/O	拡張 DIO	CN8(49)
	SCK6_2	ﾏﾙﾁﾌｧﾝｸｼｮﾝｼﾘｱﾙ ch6 ｸﾛｯｸ	△	I/O		
	INT08_0	外部割込み 8 入力	△	I		
	ZIN2_1	QPRC ch.2 ZIN 入力	△	I		
173	USBVCC0	USB ﾓｼﾞｭｰﾙ電源	○	P	+3.3V	－
174	P80	汎用入出力ﾎﾟｰﾄ	×	－	USB SLAVE 送受信-	CN1(2)
	UDM0	USB0 DM0	○	I/O		
175	P81	汎用入出力ﾎﾟｰﾄ	×	－	USB SLAVE 送受信＋	CN1(3)
	UDP0	USB0 DP0	○	I/O		
176	VSS	GND	○	P	GND	－

4－9）アドレスマップ

MPCARM-FM3SP のアドレスマップマップを下表に示します。

表 8 アドレスマップ

アドレス	デバイス	サイズ	領域	BUS 幅	備考
H'00000000 H'000FFFFF	On-chip Flash	1MB			
H'00100000 H'00101FFF	Security/CR Trim	－			
H'00102000 H'1FFEFFFF	Reserved	－			
H'1FFF0000 H'1FFFFFFF	On-chip SRAM0	64KB			
H'20000000 H'2000FFFF	On-chip SRAM1	64KB			
H'20010000 H'21FFFFFF	Reserved	－	－	－	
H'22000000 H'23FFFFFF	Bit band alias	32MB			
H'24000000 H'3FFFFFFF	Reserved	－			
H'40000000 H'41FFFFFF	Peripherals	－			
H'42000000 H'43FFFFFF	Bit band alias	32MB			
H'44000000 H'5FFFFFFF	Reserved	－			
H'60000000 H'6000FFFF	IC ソケット	64KB	CS0	8bit	
H'60010000 H'63FFFFFF	ミラーエリア	－			
H'64000000 H'643FFFFF	SRAM (CY62167ELL)	4MB	CS1	16bit	SRAM の容量はオプションにより 8MB まで増設可能
H'64000000 H'67FFFFFF	ミラーエリア	－			
H'68000000 H'6800FFFF	PC/104　8 ビット I/O エリア	64KB	CS2	8bit	
H'68010000 H'681FFFFF	ミラーエリア	－			
H'68200000 H'682FFFFF	PC/104　8 ビット メモリエリア	1MB			
H'68300000 H'6BFFFFFF	ミラーエリア	－			
H'6C000000 H'6C00FFFF	PC/104　16 ビット I/O エリア	64KB	CS3	16bit	
H'6C010000 H'6CFFFFFF	ミラーエリア	－			
H'6D000000 H'6DFFFFFF	PC/104　16 ビット メモリエリア	16MB			

※外部バス設定に関する各レジスタの設定は、「FM3 ファミリペリフェラルマニュアル」、及び、付属のサンプルプログラムの当該箇所をご参考にして下さい。

４－１０）ＳＲＡＭ(オプション実装)

MPCARM-FM3SP には、ワークメモリとして 4MB の SRAM（CY62167ELL）を搭載可能です。。
仕様に関しましては、本書表 8、表 9 の関連項目、及び、各デバイスのデータシートをご参照下さい。

４－１１）シリアルＥＥＰＲＯＭ(オプション実装)

MPCARM-FM3SP には、MAC アドレス、設定パラメータ等の比較的小容量な不揮発データを保存するため、標準 16Kbyte のシリアル EEPROM（24AA16-I/ST）が搭載可能です。。
24AA16-I/ST と CPU は下図の構成で接続されており、制御は、CPU 内蔵マルチファンクションシリアルインターフェース（以下 MFS と記載）チャネル 7 を I2C モードに設定することにより行います。

尚　シリアル EEPROM の先頭 6byte には、出荷時に Ethernet MAC アドレスが書き込まれていますので、消去／上書きをされぬようご注意下さい。

図 4 シリアルEEPROM接続構成

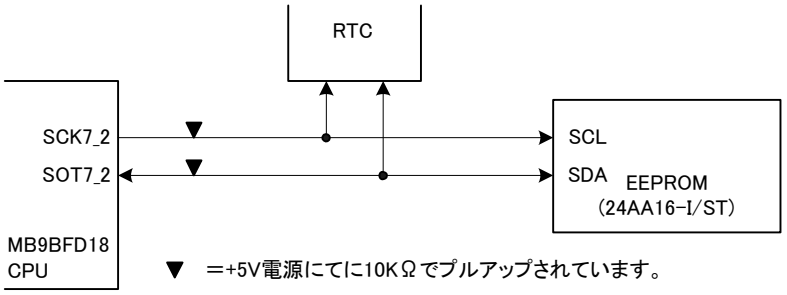


表 9 シリアル EEPROM スレーブアドレス

スレーブアドレス	
Read	Write
H'C1	H'C0

４－１２）ＲＴＣ(オプション実装)

MPCARM-FM3SP には、温度補償発振器内蔵、高精度時計機能 IC(RTC)RX-8803A が搭載可能です。。

CPU と RTC は下図の接続となっており、RTC の制御は MFS チャネル 7 を I2C モードに設定することにより行います。

尚　I2C バスのデバッグ等で RTC が I2C バスをドライブしたままになってしまった場合等は、基板への電源を切り、JP2 を開放することにより RTC をリセットして下さい。
（リセットした後は、日時も初期化されますので再度 RTC の設定が必要です。）

図 5 RTC接続図

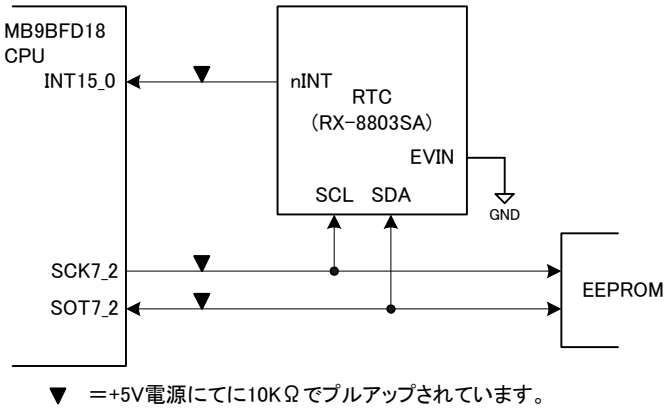


表 10 RTCスレーブアドレス

スレーブアドレス	
Read	Write
H'65	H'64

４－１３）ＬＥＤ

MPCARM-FM3SP には、CPU の動作状態などを表示するモニタ LED（橙）が 1 個、電源モニタ用 LED（橙）が 2 個実装されています。

４－１３－1）モニタＬＥＤ（ＬＥＤ1）

モニタ LED は、CPU 内蔵 GPIO に接続されており、CPU の当該端子を GPIO 出力に設定。

図 6 モニタLEDの接続図

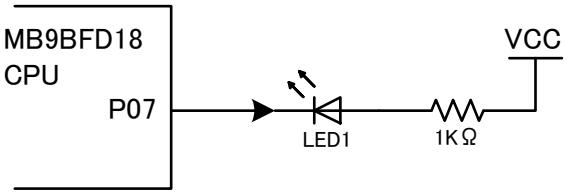


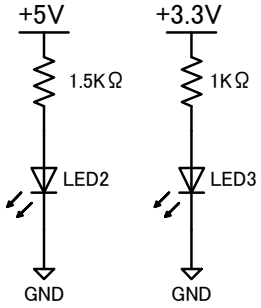
表 11 モニタLED制御仕様

CPU 端子名	CPU 端子番号	機能設定		制御	
		端子選択	入出力	点灯	消灯
P07/TRACED2/ADTG_0/SCK4_2	10	P07	出力	0 を出力	1 を出力

４－１３－2）電源ＬＥＤ（ＬＥＤ2，3）

電源 LED は、電源（+5V,+3.3V）の ON/OFF をモニタします。

図 7 電源LEDの接続図



5．外部インターフェース

5－1）USBスレーブインターフェース（CN1）

本基板 CN1 には USB ミニ A/B コネクタが実装されており、CPU 内蔵 USB コントローラチャネル 0 が接続されています。

図 8 USBスレーブインターフェース接続図

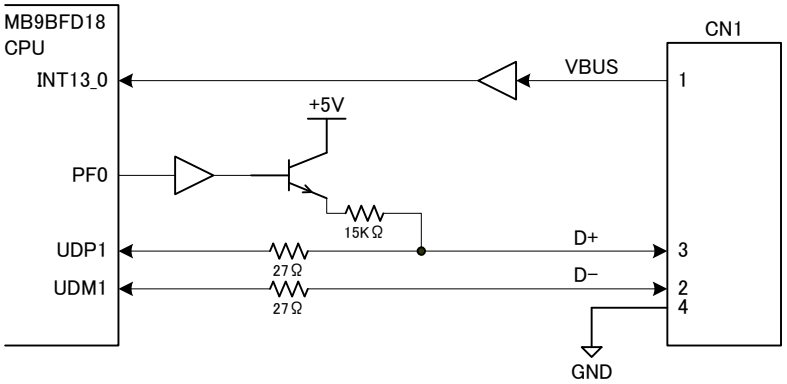


表 12 USBスレーブコネクタ仕様（CN1）

使用コネクタ:56579-0576（モレックス）または同等品

勘合ソケット:USB　miniABソケット

端子 No.	信号名称	I/O	信号レベル	内　　容
1	VBUS	I	+5VDC	バス電源(+5V)
2	D−	I/O	USB DATA LINE D-	データ(−)
3	D＋	I/O	USB DATA LINE D+	データ(＋)
4	ID	−	−	未使用
5	GND	P	GND	シグナルグランド

5－2）USBホストインターフェース（CN2）（オプション実装）

本基板 CN1 には USB-A コネクタが実装されており、CPU 内蔵 USB コントローラチャネル 1 が接続されています。

図 9 USBホストインターフェース接続図

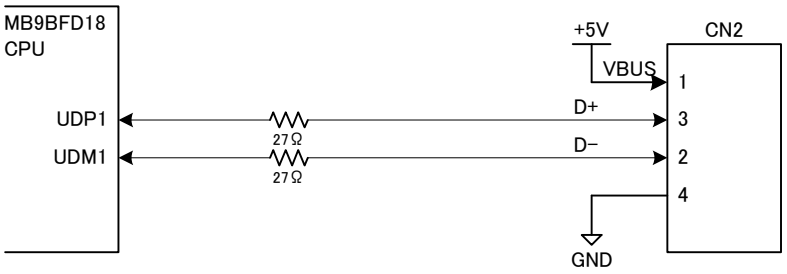


表 13 USBホストコネクタ仕様（CN2）

使用コネクタ:1734082（TE Conenectivity）または同等品

勘合ソケット:USB　A ソケット

端子 No.	信号名称	I/O	信号レベル	内　　容
1	VBUS	O	+5VDC	バス電源(+5V)
2	D−	I/O	USB DATA LINE D-	データ(−)
3	D＋	I/O	USB DATA LINE D+	データ(＋)
4	GND	P	GND	シグナルグランド

５－３）Ｅｔｈｅｒｎｅｔインターフェース（CN3）（オプション実装）

本基板 CN3 にはトランス内蔵 RJ45 コネクタを実装することにより、PHY を経由（RMII 接続）して 10Mbps／100Mbps の転送モードに対応した CPU 内蔵 Ethernet メディアアクセスコントローラ（EMAC）チャネル 0 に接続され、外部機器とは 10/100 BASE-T での接続が可能です。

図 10 Ethernet 接続図

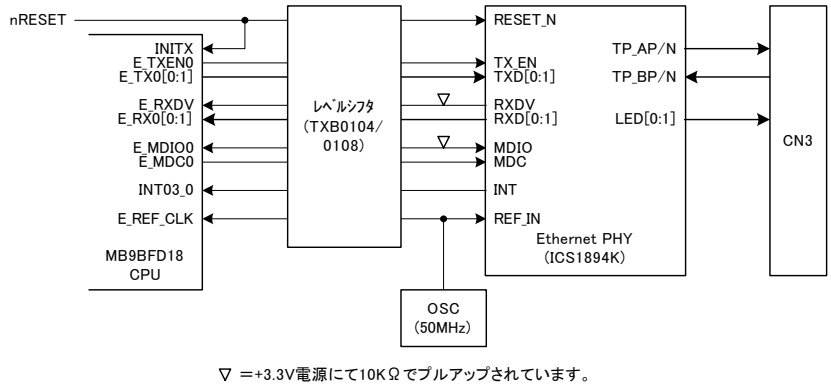


図 11 Ethernetコネクタ外形（コネクタ挿入側より見た図）

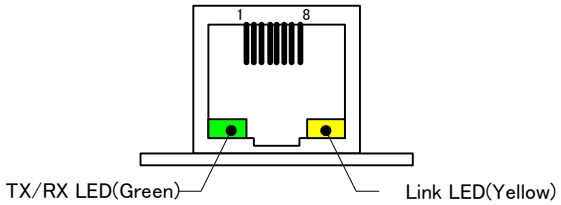


表 14 Ethernetコネクタ仕様（CN3）

使用コネクタ：XRJG-01J-4-D12-110（xmultiple）または同等品

端子 No.	信号名称	内　　容
1	TX＋	送信＋
2	TX－	送信－
3	RX＋	受信＋
4	NC	未接続
5	NC	未接続
6	RX－	受信－
7	NC	未接続
8	NC	未接続

5－4）uSDインターフェース(CN4）（オプション実装）

本基板 CN4 に uSD カード用コネクタを実装することにより、CPU 内蔵マルチファンクションシリアルインターフェース（以下 MFS と記載）チャネル 6 に接続され、MFS ch6 を SPI モードに設定することにより、MMC モードで uSD カードにアクセスすることが可能です。

図 12 uSDインターフェース接続図

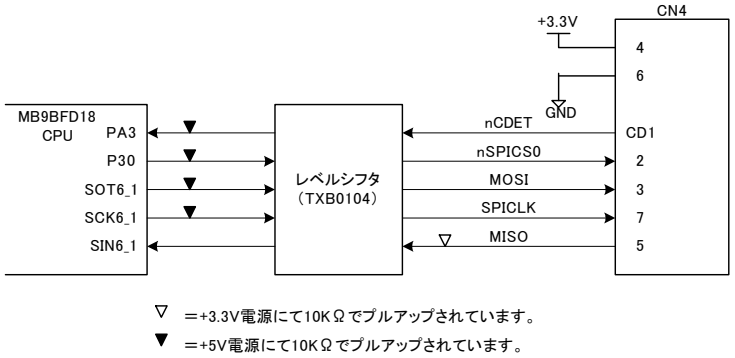


表 15 μSDカードコネクタ仕様

使用コネクタ：DM3BT-DSF-PEJ（ヒロセ）

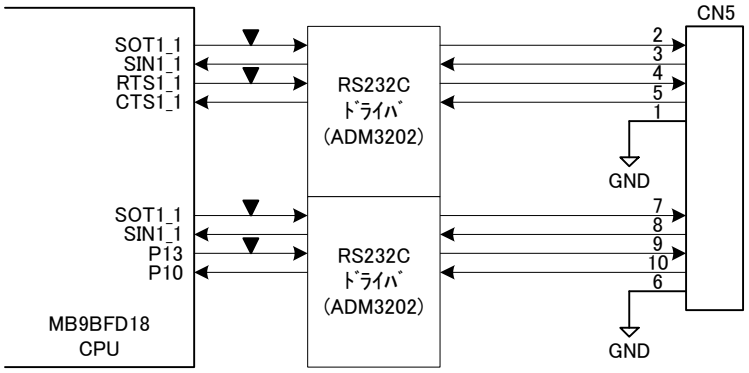
端子 No.	信号名称	I/O	内　　容
1	RSV	－	リザーブ
2	nCS	O	uSD カードセレクト信号
3	DI	O	uSD カードシリアルデータ入力信号
4	VDD	P	+3.3V 電源
5	SCLK	O	シリアルクロック
6	VSS	P	シグナルグランド
7	DO	I	uSD カードシリアルデータ出力信号
8	RSV	－	リザーブ
CD1	CD	I	カード検出信号
CD2	COM	P	検出信号用シグナルグランド

※ 端子の位置、及び、コネクタの詳細仕様は DM3BT-DSF-PEJ データシートをご参照下さい

5－5）ＲＳ２３２Ｃインターフェース（ＣＮ５）

本基板 CN5 にはピンヘッダが実装されており、RS232C ドライバ経由で MFS チャネル 1/4 に接続され、MFS 1/4 を UART モードに設定することにより、RS232C インターフェース調歩同期式シリアルインターフェースを持つ外部機器との接続が可能です。

図 13 RS232Cインターフェース接続図



▼ ＝+5V電源にて10KΩでプルアップされています。

表 16 RS232Cインターフェースコネクタ仕様（CN5）

使用コネクタ：XG4C-1031（オムロン）または同等品
勘合コネクタ：XG4M-1030（オムロン）または同等品

MFS No	端子 No.	信号名称	I/O	信号レベル	内　　容
4	1	GND	P	0V	シグナルグランド
	2	TXD4	O	EIA/TIA-232	シリアル送信信号
	3	RXD4	I	EIA/TIA-232	シリアル受信信号
	4	RTS4	O	EIA/TIA-232	送信要求信号(シリアル同期クロック)
	5	CTS4	I	EIA/TIA-232	送信許可信号
1	6	GND	P	0V	シグナルグランド
	7	TXD1	O	EIA/TIA-232	シリアル送信信号
	8	RXD1	I	EIA/TIA-232	シリアル受信信号
	9	RTS1	O	EIA/TIA-232	送信要求信号(シリアル同期クロック)
	10	CTS1	I	EIA/TIA-232	送信許可信号

５－６）ＲＳ４８５／ＣＡＮインターフェース（ＣＮ６）（オプション実装）

本基板 CN6 にピンヘッダを実装することにより、CPU 内蔵 MFS、及び、CAN インターフェースがドライバを経由して接続されています。

図 14 RS485／CANインターフェース接続図

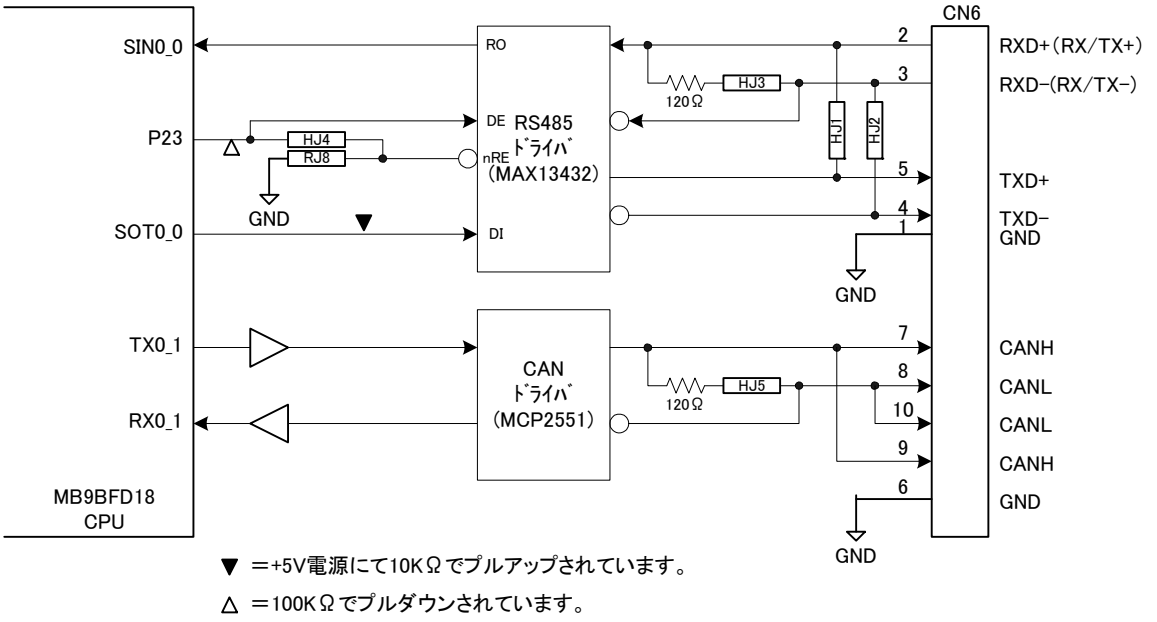


表 17 RS485／CANインターフェースコネクタ仕様（CN6）（オプション実装）

使用コネクタ：XG4C-1031（オムロン）または同等品
勘合コネクタ：XG4M-1030（オムロン）または同等品

MFS No	端子 No.	信号名称	I/O	信号レベル	内　　容
0	1	GND	P	0V	シグナルグランド
	2	RXD＋(RXTX＋)	I(I/O)	EIA/TIA-485	シリアル受信信号＋(シリアル送受信信号(＋))
	3	RXD＋(RXTX－)	I(I/O)	EIA/TIA-485	シリアル受信信号－(シリアル送受信信号(－))
	4	TXD－	O	EIA/TIA-485	シリアル送信信号－
	5	TXD＋	O	EIA/TIA-485	シリアル送信信号＋
CAN No	端子 No.	信号名称	I/O	信号レベル	内　　容
1	6	GND	P	0V	シグナルグランド
	7	CANH	I/O	CAN BUS	CAN 送受信信号＋
	8	CANL	I/O	CAN BUS	CAN 送受信信号－
	9	CANH	I/O	CAN BUS	CAN 送受信信号＋
	10	CANL	I/O	CAN BUS	CAN 送受信信号－

※　表中の（）は、RS485 を 2 線式に設定した場合の状態を示します。

５－６－１）ＲＳ４８５インターフェース部(オプション実装)

CN6 の 1～5 番ピンは、MFS チャネル 0 が RS485 ドライバを経由して接続されており、MFS を UART モードに設定することにより、4 線式、または、2 線式の RS485 インターフェース調歩同期式シリアルインターフェースを持つ外部機器との接続が可能です。
4 線式と 2 線式、終端抵抗の挿入は基板上の半田短絡型ジャンパ HJ1～4、HJ13、及び抵抗型ジャンパ RJ4 により下表の設定が可能です。

表 18 RS485通信部終端抵抗設定ジャンパ設定表(オプション実装)

設定箇所	終端抵抗無し	終端抵抗有り	備　　考
HJ3	開放	短絡	出荷時は開放です

表 19 RS485通信部 4 線／2 線接続設定ジャンパ設定表(オプション実装)

設定内容	設定箇所				備　　考
	HJ1	HJ2	HJ4	RJ4	
4 線式	開放	開放	開放	実装	出荷時の状態です。
2 線式	短絡	短絡	短絡	非実装	

５－６－２）CANインターフェース部(オプション実装)

CN6 の 6～10 番ピンは、CAN チャネル 1 が CAN ドライバを経由して接続されており、CAN プロトコル ver2.0A/B のバスに接続することが可能です。
終端抵抗の挿入は基板上の半田短絡型ジャンパ HJ5 により下表の設定が可能です。

表 20 CAN通信部終端抵抗設定ジャンパ設定表

設定箇所	終端抵抗無し	終端抵抗有り	備　　考
HJ5	開放	短絡	出荷時は開放です

5－7）ＪＴＡＧインターフェース(CN7)

CN7 には、本基板 CPU、及び、CPLD の JTAG 信号が接続されており、CPU とエミュレータを接続しプログラムデバッグ／書込み、または、CPLD へのプログラム書込みが可能です。
（但し、CPU/CPLD は同時に使用できるわけでは無く、S2 を切替る事により接続先を選択します。
また、CPLD にはデフォルトでプログラムが書き込まれておりますので、通常は書き換えないで使用される事を推奨致します。）

CN7 のピンアサインは、一般的な ARMCPU エミュレータに合わせた仕様となっており、CPLD の JTAG に接続する場合は、別売の変換ケーブルをご使用下さい。

尚　CPLD エミュレータの使用方法等については、お客様にてご使用製品のマニュアルをご参照下さい。

表 21 JTAGインターフェースコネクタ仕様(CN7)

使用コネクタ：XG4C-2031 または同等品（オムロン等）
適合ソケット：XG4M-2030 または同等品（オムロン等）

ピン番号	信　号　名	I/O	信号レベル	機　　能
1	Vsup	O	+3.3VDC／+5VDC	JTAG 電圧／電圧ターゲットリファレンスピン
2	Vsup	O	+3.3VDC／+5VDC	JTAG 電圧／電圧ターゲットリファレンスピン
3	nTRST	I	C-MOS5V	テストリセットピン
4	GND	P	0V	シグナルグランド
5	TDI	I	C-MOS3.3V/5V	シリアルデータ入力信号
6	GND	P	0V	シグナルグランド
7	TMS	I	C-MOS3.3V/5V	テストモード選択信号
8	NC	－	－	未使用
9	TCK	I	C-MOS3.3V/5V	データ同期信号
10	GND	P	0V	シグナルグランド
11	RTCK	－	0V(10KΩでプルダウン)	TCK 周波数帯域検査(未使用)
12	GND	P	0V	シグナルグランド
13	TDO	O	C-MOS3.3V/5V	シリアルデータ出力信号
14	GND	P	0V	シグナルグランド
15	nRES_IN	I	OC	外部リセット要求入力
16	GND	P	0V	シグナルグランド
17	DBGREQ	－	0V(10KΩでプルダウン)	デバッグ要求(未使用)
18	GND	P	0V	シグナルグランド
19	DBGACK	－	0V(10KΩでプルダウン)	デバッグアクノリッジ(未使用)
20	GND	P	0V	シグナルグランド

※　信号レベル、機能欄は、CPLD 選択時／CPU 選択時の場合です。（／が無い欄は CPU 選択時のみ）

5－8）CPU　I／Oインターフェース(CN8)

CN8 には、CPU 内蔵 I/O 端子が接続されています。

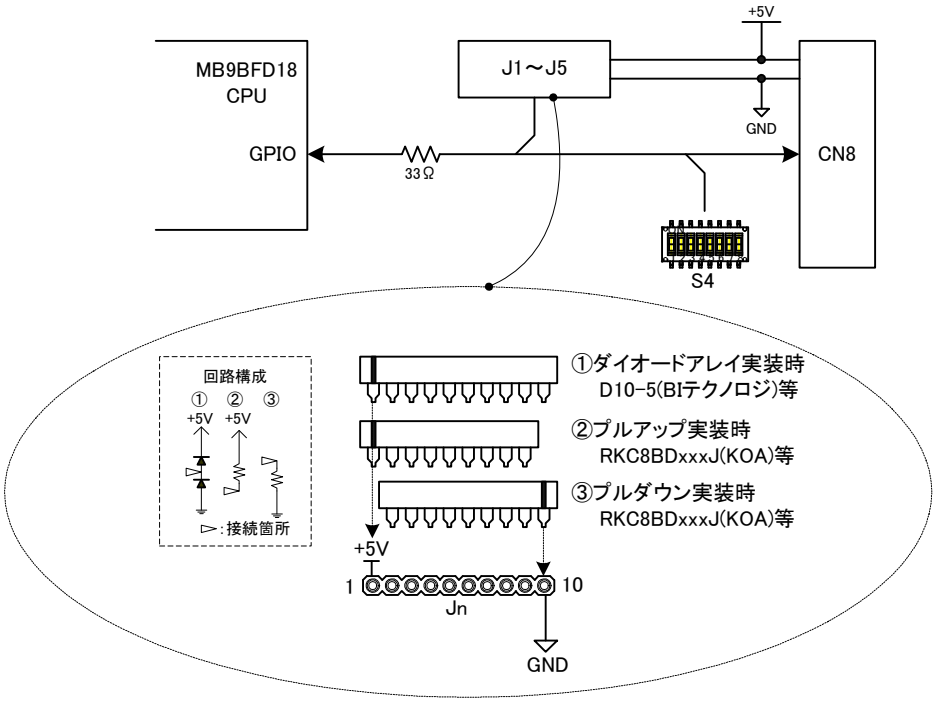
表 22 CPU I／Oインターフェースコネクタ仕様(CN8)

使用コネクタ：XG4C-1031（オムロン）または同等品
勘合コネクタ：XG4M-1030（オムロン）または同等品

端子番号	回路図信号名	CPU端子番号	CPU 端子名	端子番号	回路図信号名	CPU端子番号	CPU 端子名
1	VCC	－	VCC	2	PA0	2	PA0/RTO20_0/TIOA08_0/FRCK1_0
3	PA1	3	PA1/RTO21_0/TIOA09_0/IC10_0	4	PA2	4	PA2/RTO22_0/TIOA10_0/IC11_0
5	P54	17	P54/TIOB01_2/RTO14_0	6	P56	19	P56/INT08_2/TIOA09_2/DTTI1X_0
7	P59	22	P59/SIN7_0/RX1_1/TIOB11_2/INT09_2	8	P5C	25	P5C/TIOA06_2/INT28_0/IC20_1
9	P5D	26	P5D/TIOB06_2/INT29_0/DTTI2X_1	10	GND	－	VSS
11	VCC	－	VCC	12	P39	37	P39/DTTI0X_0/ADTG_2
13	P3A	38	P3A/RTO00_0/TIOA00_1	14	P3B	39	P3B/RTO01_0/TIOA01_1
15	P3C	40	P3C/RTO02_0/TIOA02_1	16	P3D	41	P3D/RTO03_0/TIOA03_1
17	P3E	42	P3E/RTO04_0/TIOA04_1	18	P3F	43	P3F/RTO05_0/TIOA05_1
19	PA5	7	PA5/RTO25_0/TIOA13_0	20	GND	－	VSS
21	VCC	－	VCC	22	P40	46	P40/TIOA00_0/RTO10_1
23	P41	47	P41/TIOA01_0/RTO11_1	24	P42	48	P42/TIOA02_0/RTO12_1
25	P43	49	P43/TIOA03_0/RTO13_1/ADTG_7	26	P44	50	P44/TIOA04_0/RTO14_1
27	P45	51	P45/TIOA05_0/RTO15_1	28	P46	55	P46
29	P47	56	P47	30	GND	－	VSS
31	VCC	－	VCC	32	PC0	145	PC0
33	PC1	146	PC1	34	PC2	147	PC2
35	PC9	154	PC9	36	PCA	155	PCA
37	PCB	158	PCB	38	PCC	159	PCC
39	PCD	160	PCD	40	GND	－	VSS
41	VCC	－	VCC	42	PD0	163	PD0/TIOB10_2/INT30_1
43	PCE	161	PCE/TIOB06_1	44	PCF	162	PCF/TIOB08_2
45	P48	58	P48/DTTI1X_1/INT14_1	46	P49	59	P49/TIOB00_0/IC10_1/AN0_1
47	PF3	170	PF3/TIOA06_0/INT06_0/AIN2_1	48	PF4	171	PF4/TIOB06_0/INT07_0/BIN2_1
49	PF5	172	PF5/INT08_0/ZIN2_1	50	GND	－	VSS

※　CPU 端子名は、外部接続で使用可能な機能名を記載しています。

図 15 CPU I/Oインターフェース接続図



5－9）16bitADCインターフェース(CN9)(オプション実装)

CN9 には、基板上 AD コンバータ（LTC1859）のアナログ信号入力端子が接続されており、CPU とは下図接続図（LTC1859 モード 2）の結線で SPI により接続されています。
CPU は、CPU 内蔵 MFS ch5 を SPI モードに設定することにより、16bit 分解能 ADC データを取得することができます。

LTC1859は、8チャネル（差動時は4チャネル）、16ビット、100kspsの低消費電力ADコンバータで、0V～5V、0V～10V、±5V、または±10Vの入力スパンにソフトウェアでプログラム可能です。

尚　本基板においてLTC1859の入力端子は直接CN9に接続され、入力インピーダンスが低くなっておりますため、接続側のインピーダンスが高い場合、CN9の外側に低インピーダンスのソースドライバが必要となる場合があります。

図 16　16bitADC接続図

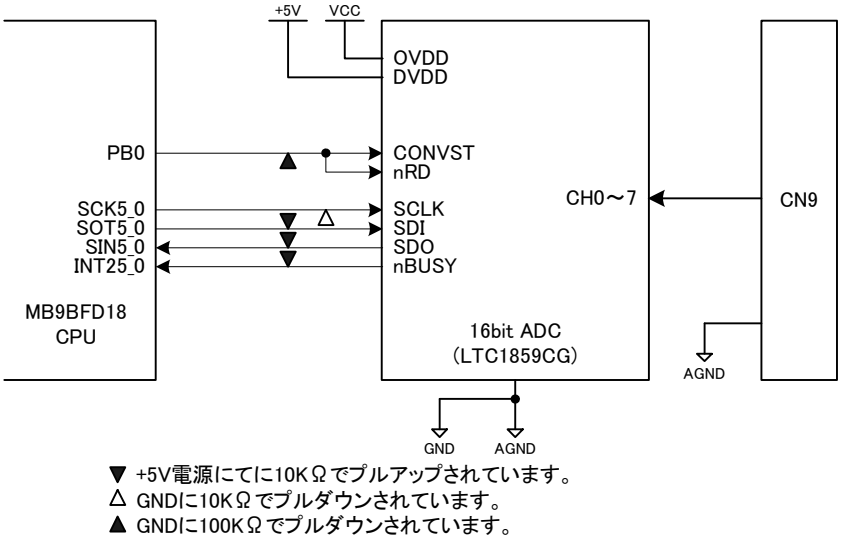


表 23　16bitADCインターフェースコネクタ仕様(CN9)

使用コネクタ：XG4C-1031 または同等品（オムロン等）
適合ソケット：XG4M-1030 または同等品（オムロン等）

ピン番号	信　号　名	I/O	信号レベル	機　　能
1	ADC CH0	I	0～5V, 0～10V, ±5V, ±10V	アナログ MUX 入力
2	ADC CH1	I		
3	ADC CH2	I		
4	ADC CH3	I		
5	ADC CH4	I		
6	ADC CH5	I		
7	ADC CH6	I		
8	ADC CH7	I		
9	GND	P	0V	シグナルグランド
１０	NC	－	－	未使用

５－１０）電源受給インターフェース(CN10)

CN10 には、基板上各デバイスの電源、並びに、PC/104 BUS への+5VDC 電源を接続します。
（PC/104 BUS、または、USB コネクタから受給する場合は、電源装置は接続しないで下さい。）

表 24 電源接続コネクタ(CN8)

使用コネクタ：IL-G-2P-S3L2-SA、または、IL-G-4P-S3L2-SA（日本航空電子）
適合コネクタ：IL-G-2S-S3C2-SA、または、IL-G-4S-S3C2-SA＋（IL-G-C2-SC×2/4 個）（日本航空電子）

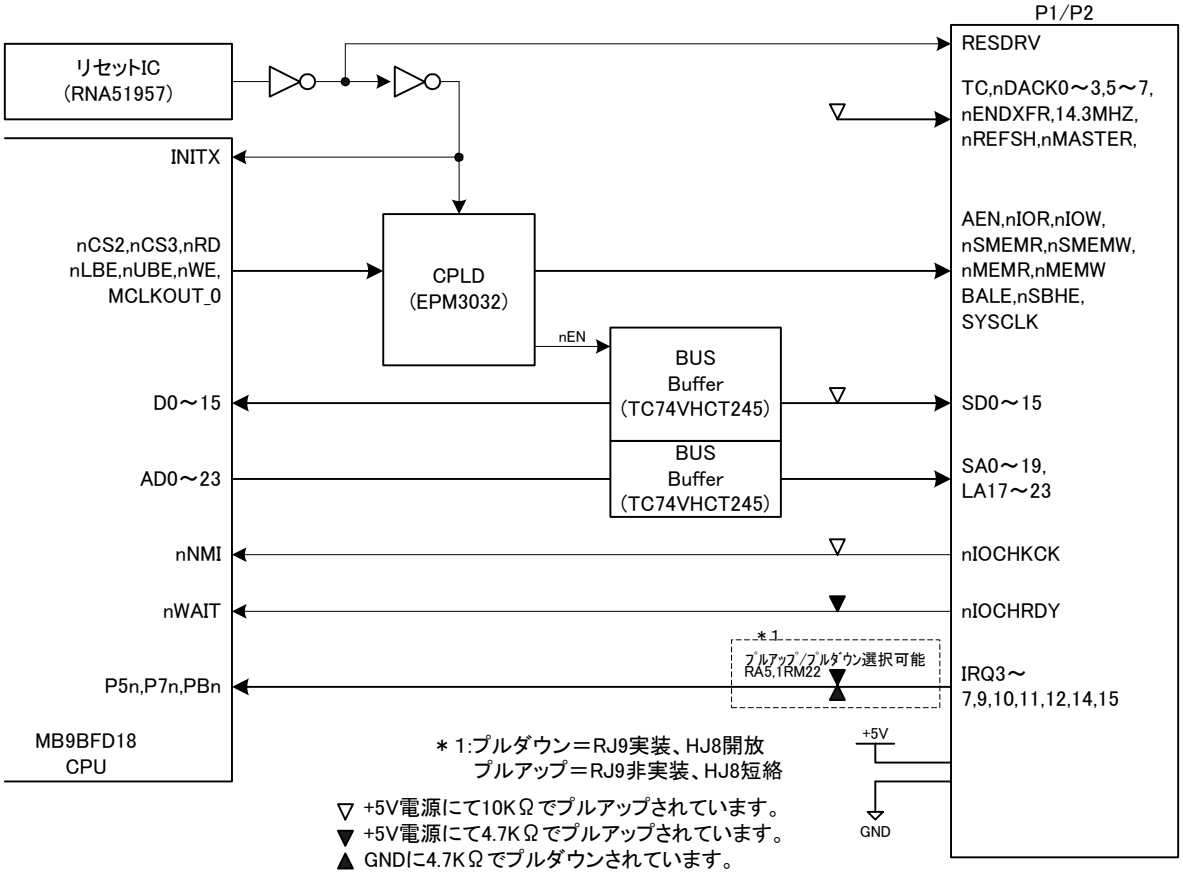
ピン番号	信 号 名	I/O	信号レベル	機　　能
1	+5V	P	+5VDC	PC/104 +5V, 本基板メイン電源
2(1)	+5V	P	+5VDC	PC/104 +5V, 本基板メイン電源
3(2)	GND	P	0V	シグナルグランド
4	GND	P	0V	シグナルグランド

＊　表中 () 内は、出荷時に実装されるコネクタのピン番号です。

5－11）PC／104バスインターフェース(P1, P2)(オプション実装)

MPCARM-FM3SP は、PC/104 16bit BUS 仕様に準拠[*1]したバスを持ち、多種に及ぶ PC/104 スレーブボード[*2] との接続により様々なアプリケーションが構築できます。

図 17 PC／104バス接続構成図



[*1] 一部非対応の信号があり、タイミングは CPU 内蔵 BSC、及び、CPLD 内部ウェイトレジスタにより可変となっておりますが、バスドライブ能力やタイミング等は完全に互換ではありませんのでご注意下さい。

[*2] スレーブボードによっては相性によりうまく接続できない場合もあります。
また、バスマスタ信号を使用、または、DMA リクエスタ機能を使用するスレーブボードは使用できません。

５－１１－1）ＰＣ／１０４バスコネクタ１（Ｐ１）（オプション実装）

P1 には、PC/104 BUS 8bit、及び、16bit バス／制御信号を配置しています。

表 25 PC／104 BUS接続コネクタ1

端子番号	信号名	I/O	機　　能	端子番号	信号名	I/O	機　　能
A1	nIOCHCK	I	ﾉﾝﾏｽｶﾌﾞﾙ割込信号	B1	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ
A2	SD7	I/O	ﾃﾞｰﾀ 7	B2	RESDRV	O	ﾘｾｯﾄ
A3	SD6	I/O	ﾃﾞｰﾀ 6	B3	+5V	P	+5VDC
A4	SD5	I/O	ﾃﾞｰﾀ 5	B4	IRQ9	I	割込信号 9
A5	SD4	I/O	ﾃﾞｰﾀ 4	B5	-5V	－	未接続
A6	SD3	I/O	ﾃﾞｰﾀ 3	B6	DREQ2	－	未接続
A7	SD2	I/O	ﾃﾞｰﾀ 2	B7	-12V	－	未接続
A8	SD1	I/O	ﾃﾞｰﾀ 1	B8	nENDXFR	O	(PULL UP)
A9	SD0	I/O	ﾃﾞｰﾀ 0	B9	+12V	-	未接続
A10	nIOCHRDY	I	CPU ｳｪｲﾄﾘｸｴｽﾄ	B10	(KEY)	－	－
A11	AEN	O	ｱﾄﾞﾚｽｲﾈｰﾌﾞﾙ	B11	nSMEMW	O	ﾒﾓﾘﾗｲﾄ(1MB 領域)
A12	SA19	O	ｱﾄﾞﾚｽ 19	B12	nSMEMR	O	ﾒﾓﾘﾘｰﾄﾞ(1MB 領域)
A13	SA18	O	ｱﾄﾞﾚｽ 18	B13	nIOW	O	I/O ﾗｲﾄ
A14	SA17	O	ｱﾄﾞﾚｽ 17	B14	nIOR	O	I/O ﾘｰﾄﾞ
A15	SA16	O	ｱﾄﾞﾚｽ 16	B15	nDACK3	O	(PULL UP)
A16	SA15	O	ｱﾄﾞﾚｽ 15	B16	DREQ3	－	未接続
A17	SA14	O	ｱﾄﾞﾚｽ 14	B17	nDACK1	O	(PULL UP)
A18	SA13	O	ｱﾄﾞﾚｽ 13	B18	DREQ1	－	未接続
A19	SA12	O	ｱﾄﾞﾚｽ 12	B19	nREFSH	－	未接続
A20	SA11	O	ｱﾄﾞﾚｽ 11	B20	SYSCLK	O	ｼｽﾃﾑｸﾛｯｸ
A21	SA10	O	ｱﾄﾞﾚｽ 10	B21	IRQ7	I	割込信号 7
A22	SA9	O	ｱﾄﾞﾚｽ 9	B22	IRQ6	I	割込信号 6
A23	SA8	O	ｱﾄﾞﾚｽ 8	B23	IRQ5	I	割込信号 5
A24	SA7	O	ｱﾄﾞﾚｽ 7	B24	IRQ4	I	割込信号 4
A25	SA6	O	ｱﾄﾞﾚｽ 6	B25	IRQ3	I	割込信号 3
A26	SA5	O	ｱﾄﾞﾚｽ 5	B26	nDACK2	O	(PULL UP)
A27	SA4	O	ｱﾄﾞﾚｽ 4	B27	TC	O	(PULL UP)
A28	SA3	O	ｱﾄﾞﾚｽ 3	B28	BALE	O	ｱﾄﾞﾚｽﾗｯﾁｲﾈｰﾌﾞﾙ
A29	SA2	O	ｱﾄﾞﾚｽ 2	B29	+5V	P	+5VDC
A30	SA1	O	ｱﾄﾞﾚｽ 1	B30	OSC	O	(PULL UP)
A31	SA0	O	ｱﾄﾞﾚｽ 0	B31	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ
A32	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ	B32	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ

※　機能欄の(PULL UP)は、当該端子が+5VDC のプルアップ抵抗にのみに接続されていることを示します。

表 26 PC／104 BUS接続コネクタ1信号別機能

信号名	機能説明
SD0～7	データ入出力バス下位バイトです。CPU の D0～7 とバスバッファ経由で接続されています。
SA0～19	メモリ空間 24 ビットアドレスの LSB 側 20 ビットです。 SA1～19 は、CPU のアドレス AD1～AD19 がバスバッファ経由で出力されています、 SA0 はバイト制御の役割があるため、CPLD でロウバイトが有効な時 Low レベルを出力します。
nIOCHCK	本信号を Low に駆動すると、CPU の NMI（マスク不可割込み）信号がアサートされます。
nIOCHRDY	本信号を Low に駆動すると、CPLD 経由で CPU の nWAIT 信号がアサートされます。
AEN	AEN は本来 DMA サイクル中を示す信号ですが、本基板では CPU が PC/104 BUS 領域にアクセスを行った場合に Low を出力します。
RESDRV	電源投入時、または、外部ﾘｾｯﾄﾄﾘｶﾞにより、約 40ms の間 Hi レベルを出力します。
IRQ3～7,9	PC/104 BUS からの割込み要求信号で、本基板ではレベルシフタ IC 経由で CPU 内蔵 GPIO 端子に接続されています。 割込み信号として使用するためには、当該端子を「割込」に機能設定する必要があります。
nENDXFR	nENDXFR は本来スレーブからのノーウェイトアクセス要求ですが、本基板は未対応です。
nSMEMW	nSMEMW は本来 PC/104 BUS アドレスが H'0FFFFF 以下をアクセス時のメモリライト信号ですが、本基板では PC/104 8bit メモリ領域（H'6820_0000-H'682F_FFFF）へのライトアクセス時のみ Low を出力します。
nSMEMR	nSMEMR は本来 PC/104 BUS アドレスが H'0FFFFF 以下をアクセス時のメモリリード信号ですが、本基板では PC/104 8bit メモリ領域（H'6820_0000-H'682F_FFFF）へのリードアクセス時のみ Low を出力します。
nIOW	I/O ライト信号で、CPU が PC/104 I/O 領域へのライトアクセス時に Low を出力します。
nIOR	I/O リード信号で、CPU が PC/104 I/O 領域へのリードアクセス時に Low を出力します。
DREQ1～3	DREQ1～3 は本来スレーブボードからの DMA リクエスト信号ですが、本基板では未対応です。
nDACK1～3	nDACK1～3 は本来スレーブボードへの DMA アクノリッジ信号ですが、本基板では未対応です。
TC	TC は本来 DMA コントローラが DMA リクエスタに対して、最後の DMA サイクルを通知する信号ですが、本基板では未対応です。
nREFSH	nREFSH は本来 DRAM リフレッシュ信号ですが、本基板では未対応です。
SYSCLK	PC/104 バスクロックで、本基板では CPU のクロック出力を 1/4 分周した信号を出力しています。（CPU のクロック出力は、外部クロック分周レジスタの値により決定されます。）
BALE	BALE は本来コマンドストローブの途中で消えてしまう LA17～23 をラッチするために使用します。 本基板ではコマンドストローブの途中で LA17～23 が消えることはないので特にアドレスをラッチする必要はありませんが、BALE でラッチする構成となっているスレーブボード用に、PC/104 アドレス出力時に立上りラッチ信号を出力しています。
OSC	OSC は本来 14.31818MHz クロック出力信号ですが、本基板では未対応です。
+5V	CN10 に電源を接続する場合は、CN10 の電源（+5VDC）が接続されます。（PC/104 BUSから本基板の電源を受給する場合は、CN10 に電源を接続しないで下さい。）
-5V,+12V,-12V	本基板では未接続なので、スレーブボードでこれらの電源が必要な場合、PC/104 BUS 電源ボードを使用する必要があります。
GND	システムグランド（0V）です。

５－１１－2）ＰＣ／１０４バスコネクタ２（Ｐ２）（オプション実装）

P2 には、PC/104 BUS 16bit バス／制御信号を配置しています。

表 27 PC／104 BUS接続コネクタ2

端子番号	信号名	I/O	機　　能	端子番号	信号名	I/O	機　　能
C0	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ	D0	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ
C1	nSBHE	O	ｼｽﾃﾑﾊﾞｽ Hi Byte ｲﾈｰﾌﾞﾙ	D1	nMEMCS16	I	(PULL UP)
C2	LA23	O	ｱﾄﾞﾚｽ 23	D2	nIOCS16	I	(PULL UP)
C3	LA22	O	ｱﾄﾞﾚｽ 22	D3	IRQ10	I	割込信号 10
C4	LA21	O	ｱﾄﾞﾚｽ 21	D4	IRQ11	I	割込信号 11
C5	LA20	O	ｱﾄﾞﾚｽ 20	D5	IRQ12	I	割込信号 12
C6	LA19	O	ｱﾄﾞﾚｽ 19	D6	IRQ13	I	割込信号 13
C7	LA18	O	ｱﾄﾞﾚｽ 18	D7	IRQ14	I	割込信号 14
C8	LA17	O	ｱﾄﾞﾚｽ 17	D8	nDACK0	O	(PULL UP)
C9	nMEMR	O	ﾒﾓﾘﾘｰﾄﾞ	D9	DREQ0	－	未接続
C10	nMEMW	O	ﾒﾓﾘﾗｲﾄ	D10	nDACK5	O	(PULL UP)
C11	SD8	I/O	ﾃﾞｰﾀ 8	D11	DREQ5	－	未接続
C12	SD9	I/O	ﾃﾞｰﾀ 9	D12	nDACK6	O	(PULL UP)
C13	SD10	I/O	ﾃﾞｰﾀ 10	D13	DREQ6	－	未接続
C14	SD11	I/O	ﾃﾞｰﾀ 11	D14	nDACK7	O	(PULL UP)
C15	SD12	I/O	ﾃﾞｰﾀ 12	D15	DREQ7	－	未接続
C16	SD13	I/O	ﾃﾞｰﾀ 13	D16	+5V	P	+5VDC
C17	SD14	I/O	ﾃﾞｰﾀ 14	D17	nMASTER	O	(PULL UP)
C18	SD15	I/O	ﾃﾞｰﾀ 15	D18	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ
C19	(KEY)	－	－	D19	GND	P	ｼｸﾞﾅﾙｸﾞﾗﾝﾄﾞ

※　機能欄の(PULL UP)は、当該端子が+5VDC でプルアップされていることを示します。

表 28 PC／104 BUS接続コネクタ2信号別機能

信号名	機能説明
SD8～15	データ入出力バス上位バイトです。CPU の D8～15 とバスバッファ経由で接続されています。
LA17～23	メモリ空間 24 ビットアドレスの MSB 側 7 ビットで、CPU のアドレス AD17～AD23 がバスバッファ経由で出力されています。
nSBHE	データ入出力バス上位バイト有効時に Low を出力します。
nMEMW	nMEMW は本来 PC/104 BUS へのメモリライトアクセス時のメモリライト信号ですが、本基板では PC/104 16bit メモリ領域(H'6D00_0000-H'6DFF_FFFF)へのライトアクセス時のみ Low を出力します。
nMEMR	nMEMR は本来 PC/104 BUS へのメモリリードアクセス時のメモリリード信号ですが、本基板では PC/104 16bit メモリ領域(H'6D00_0000-H'6DFF_FFFF)へのリードアクセス時のみ Low を出力します。
nMEMCS16	nMEMCS16 は本来 16bit メモリスレーブボードが自身を選択された時に Low を出力する信号ですが、本基板では未対応です。
nIOCS16	nMEMCS16 は本来 16bit I/O スレーブボードが自身を選択された時に Low を出力する信号ですが、本基板では未対応です。
DREQ0,5～7	DREQ0,5～7 は本来スレーブボードからの DMA リクエスト信号ですが、本基板では未対応です。
nDACK0,5～7	nDACK0,5～7 は本来スレーブボードへの DMA アクノリッジ信号ですが本基板では未対応です。
nMASTER	nMASTER は本来バスマスタが nDACKn を受けた後にバス権の要求を行う信号ですが、本基板では未対応です。
+5V	CN8 に電源を接続する場合は、CN8 の電源(+5VDC)が接続されます。(PC/104 BUS から本基板の電源を受給する場合は、CN8 に電源を接続しないで下さい。)
GND	システムグランド(0V)です。

6．スイッチ／ジャンパ設定部

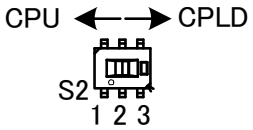
6－1）手動リセットスイッチ（S1）

S1 は、モーメンタリタイプのタクト SW で、システムを手動でリセットさせたい場合に押下します。
（本 SW を押下すると PC/104 BUS のリセットもアクティブとなります。）

6－2）ＪTAG切替スイッチ（S2）

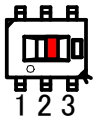
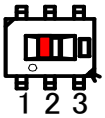
S2 は、2 連 2 接点のスライド SW で、CN7 に接続する JTAG 装置を CPU（1 番側）か CPLD（3 番側）の選択を行います。
通常は、ＪＴＡＧ装置を CPU として御使用ください。CPLD 側でご使用されますと、CPLD 内のデータが消えてしまう場合があります。。

図 18 JTAG 切替 SW(S2)設定図



6－3）ＣPUモード切替スイッチ、ジャンパ（S3）

S3 は、2 連 2 接点のスライド SW で、CPU の動作モードを選択します。

CPU 動作モード	S3 の設定	設定内容
シリアルライタモード		「USB DIRECT Programmer」機能が使用可能
ユーザーモード		通常動作

※本スイッチは電源投入中に変化させないで下さい

6－4）ディップスイッチ（S4）

ディップスイチ S4 は CN8（32～39）と併接続されており、CPU 内蔵 I/O 端子に接続されています。

表 29 S4 の接続先

S4 の bit	接 続 先	備　　考
1	CPU PC0 端子	当該端子を、S4 として使用する場合、 1）CPU の当該 I/O 端子を入力とし、プルアップレジスタを ON にするか、 J2 にプルアップ抵抗を接続する必要があります 2）S4 として使用する端子は、CN8(32～39)では使用できません。(OFF となっている端子は使用可能です) 3）極性は、ON＝0,OFF=1 です
2	CPU PC1 端子	
3	CPU PC2 端子	
4	CPU PC9 端子	
5	CPU PCA 端子	
6	CPU PCB 端子	
7	CPU PCC 端子	
8	CPU PCD 端子	

6－5）バックアップバッテリ接続ジャンパ（ＪP1）

本ジャンパは、長期間基板を使用しない場合等、バッテリを回路から切り離す場合に解放します。
（出荷時は短絡されています）

6－5）抵抗ジャンパ（ＲＪｘｘ）

抵抗ジャンパは、MPCARM-FM3SP で接続設定を変更できる箇所に設けてあり、主に、半田ジャンパ設定時デフォルト接続を切り離す用途で使用します。（抵抗ジャンパは出荷時全て実装されています）
尚　部品配置につきましては、本マニュアルの図 27、図 28 をご参照下さい。

表 30 RJxx の設定

RJ 番号	実装時の用途	実装時の注意事項
1*1	CPU MD1 端子を+5V に接続（初期値開放）	RJ2 が開放である必要があります
2*1	CPU MD1 端子を 0V に接続（初期値実装）	RJ1 が開放である必要があります
3*1	CPU E_MDIO0 端子を PHY に接続します （初期値実装）	－
4	RS485 ﾚｼｰﾊﾞ EN 信号を常時有効とします。 （4 線式接続の場合に実装します）（初期値実装）	HJ4 が開放である必要があります
5	SRAM(U17)の電源をﾊﾞｯﾃﾘに接続します （初期値実装）	HJ6 を短絡する必要があります
6	IC ｿｹｯﾄ(U19(1))を CPU nWAIT 信号に接続します （初期値開放）	U19(1)は 5V 入力に対応している必要があります。
7	SRAM(U18)の電源をﾊﾞｯﾃﾘに接続します （初期値実装）	HJ7 を短絡する必要があります
8	SRAM の領域を 4MB でﾃﾞｺｰﾄﾞします。 （初期値非実装）	開放時は、SRAM が 8MB である必要があります
9	PC/104 BUS 割込み信号極性を立上りにします （初期値実装）	HJ8 が開放である必要があります

注）　**ジャンパの設定を誤りますと動作しないばかりでなく、デバイスを破損する場合もありますので、設定の変更は慎重に行って下さい。**

*1　通常、設定変更は行う必要はありません。

6－6）半田ジャンパ（ＨＪｘｘ）

半田ジャンパは、配線を分断してある 2 つの半田パッドに半田を盛り両端を接続させるために設けられており、出荷時は全て開放となっています。

表 31 HJxx の設定

HJ 番号	短絡時の用途	短絡時の注意事項
1	RS485 送受信＋側信号を短絡	HJ2 を短絡する必要があります
2	RS485 送受信－側信号を短絡	HJ1 を短絡する必要があります
3	RS485 通信ラインに終端抵抗を挿入します	－
4	RS485 ﾚｼｰﾊﾞ EN 信号とﾄﾞﾗｲﾊﾞ EN 信号を接続します （2 線式通信時に設定します）	RJ4 を外す必要があります
5	CAN 通信ラインにに終端抵抗を挿入します	－
6	SRAM(U17)の電源を+5V に接続します	RJ5 を外す必要があります
7	SRAM(U18)の電源を+5V に接続します	RJ7 を外す必要があります
8	PC/104 BUS 割込み信号極性を立下りにします	RJ9 を外す必要があります
9	本基板の電源を CN1（VBUS）に接続します	CN10、または、P1,P2 から給電しないで下さい

注）　**ジャンパの設定を誤りますと動作しないばかりでなく、デバイスを破損する場合もありますので、設定は慎重に行って下さい。**

7. テスト端子

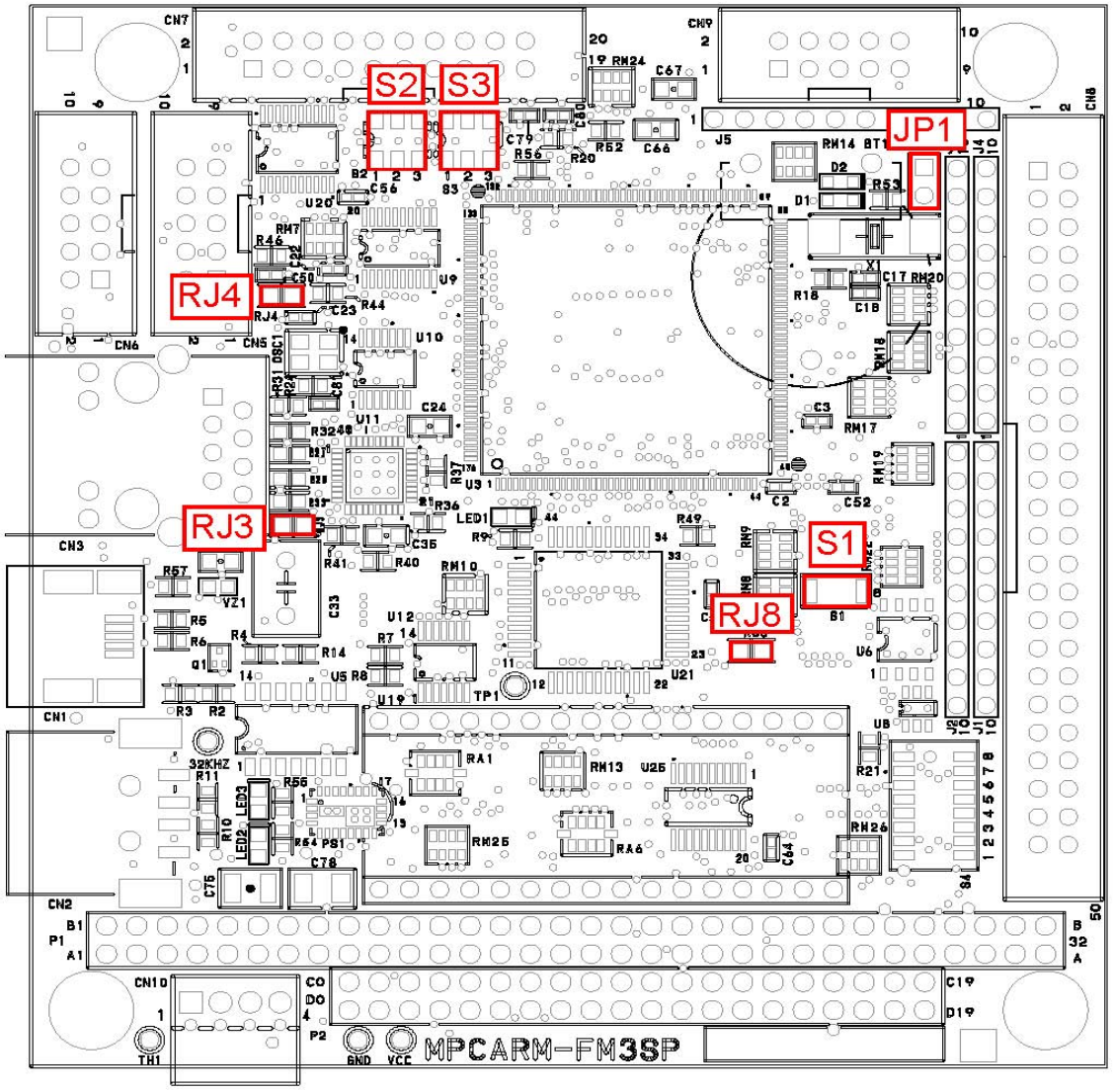
MPCARM-FM3SP には、以下に示すテスト端子が実装されています。

表 32 テスト端子仕様

端子名	接 続 先	用　途　等
GND	シグナルグランド	オシロスコープ、テスタ等の GND プローブを接続することができます
VCC	+5V 電源	VCC の状態を観測できます
RESET	リセット IC(U3)出力部	H-UDI エミュレータの RESET プローブに接続することができます
32KHZ	RTC FOUT 端子	R15 を外すことにより 32KHZ の周波数が出力されます
TP1	CPLD 空端子	CPLD の予備端子が接続されています

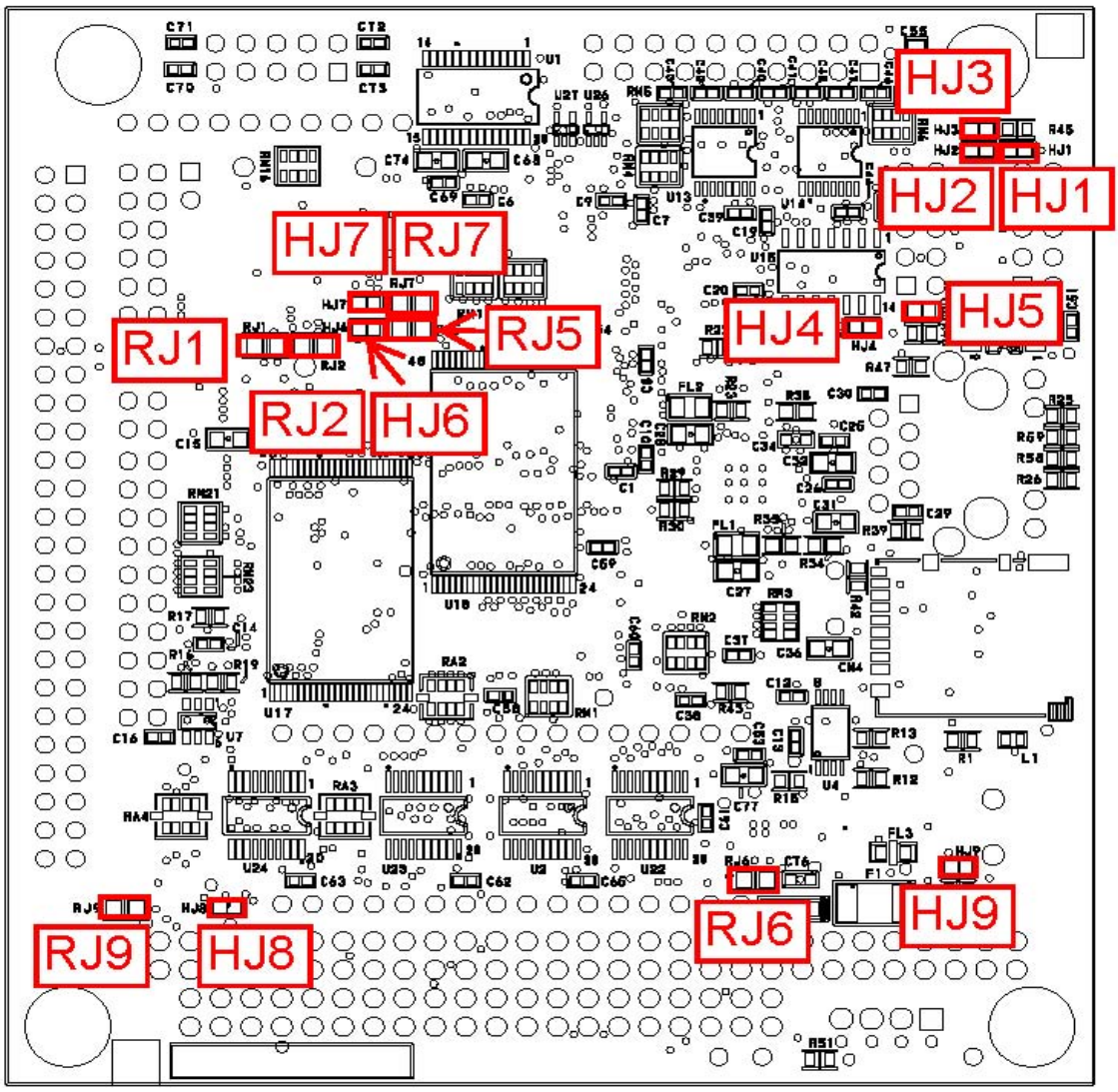
２０．基板部品配置・寸法

図 19 基板部品面部品配置図



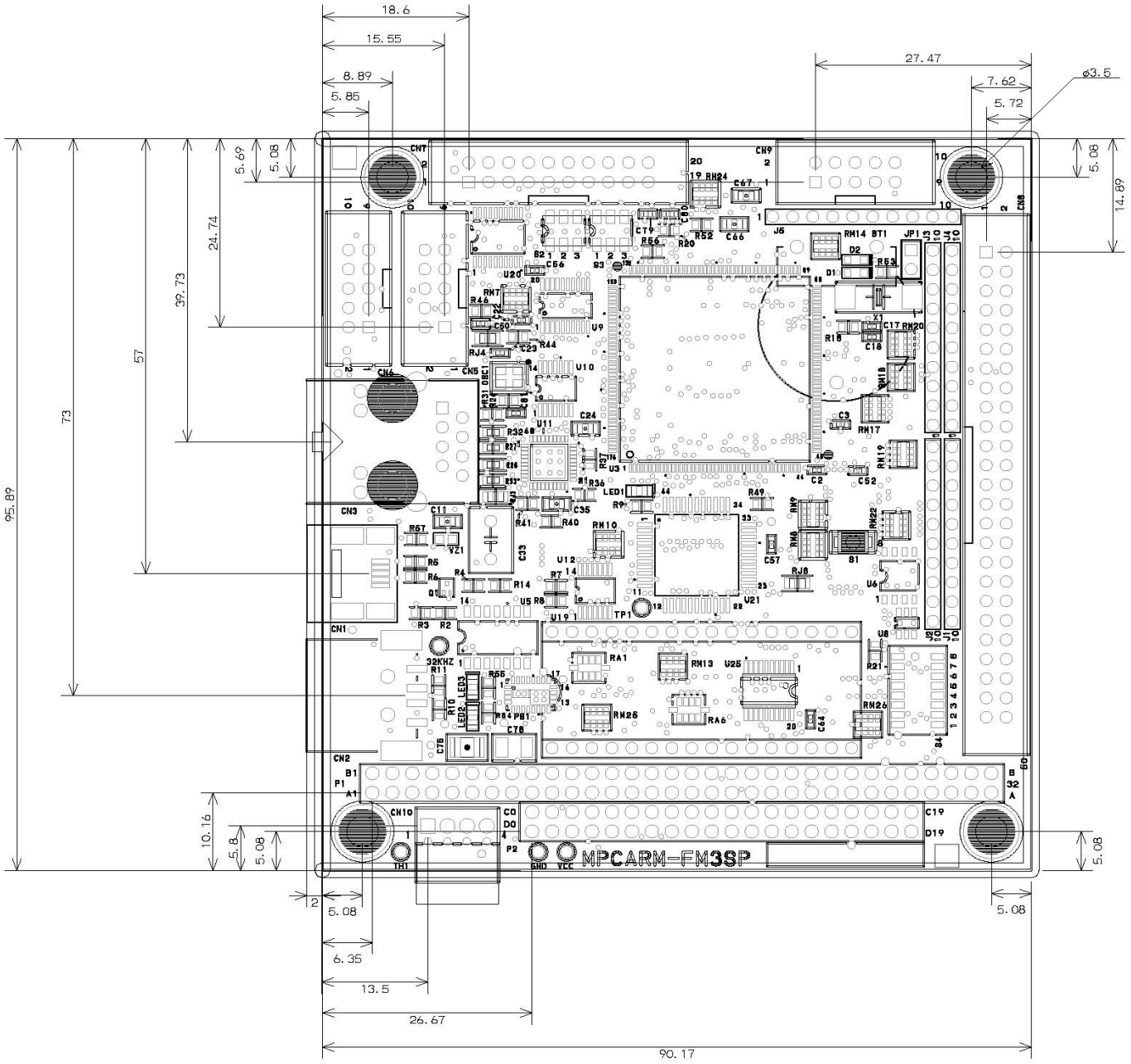
＊赤表示部は、可変設定部を示します。

図 20 基板半田面部品配置図



＊赤表示部は、可変設定部を示します。

図 21 基板寸法図


18.6
15.55
8.89
5.85
27.47
7.62
5.72
ø3.5
5.69
5.08
24.74
39.73
57
73
95.89
14.89
10.16
5.8
2
6.35
13.5
26.67
90.17
MPCARM-FM3SP

- 本文書に記載した内容は、慎重に製作致しましたが、万一、ご不審点、誤り等お気付きの点がございましたらご連絡いただきたくお願い致します。
- 本書に記載されているブランド名または製品名は、それらの所有者の商標もしくは登録商標です。
- 本取扱い説明書の閲覧には、Adobe 社の AcrobatReader が必要です。
- 製品に関するお問合せは、回答の正確性を維持する意味において下記 e-mail、または、FAX でのみ受け付けております。
  電話にてのお問合せは受け付けておりませんのでご了承下さい。

株式会社エンベデッドテクノロジー
〒578-0946
大阪府東大阪市瓜生堂 3-8-13 奥田ビル2F
URL http://www.emb-tech.co.jp
FAX：06-6224-1138
E-mail：seihin_info@emb-tech.co.jp